

MKE04P80M48SF0

KE04 子系列数据表

支持以下内

容: MKE04Z64VLD4 (R)、MKE04Z128VLD4 (R)、MKE04Z64VQH4 (R)、MKE04Z128VQH4 (R)、MKE04Z64VLH4 (R)、MKE04Z128VLH4 (R)、MKE04Z64VLK4 (R) 和 MKE04Z128VLK4 (R)

关键特征

- 运行特性
 - 电压范围: 2.7 至 5.5 伏
 - 闪存写入电压范围: 2.7 至 5.5 V
 - 温度范围(环境温度): -40 至 105 摄氏度
- 表演
 - 高达 48 MHz 的 Arm Cortex-M0+内核
 - 单周期 32 位 x 32 位乘法器
 - 单周期输入输出访问端口
- 存储器和存储器接口
 - 高达 128 KB 闪存
 - 高达 16 KB RAM
- 时钟
 - 振荡器 (OSC) - 支持 32.768 kHz 晶体或 4 MHz 至 24 MHz 晶体或陶瓷谐振器; 选择低功耗或高增益振荡器
 - 内部时钟源 (ICS) - 具有内部或外部基准电压的内部 FLL, 用于 48 MHz 系统时钟的 37.5 kHz 预调整内部基准电压
 - 内部 1 kHz 低功耗振荡器 (LPO)
- 系统外围设备
 - 电源管理模块 (PMC), 具有三种电源模式: 运行、等待、停止
 - 低压检测 (LVD), 带复位或中断、可选跳变点
 - 带独立时钟源的看门狗 (WDOG)
 - 可编程循环冗余校验模块 (CRC)
 - 串行线调试接口 (SWD)
 - 混叠 SRAM 位带区 (位带)
 - 位操作引擎 (BME)
- 安全和完整性模块
 - 每个芯片的 80 位唯一标识 (ID) 号
- 人机界面
 - 多达 71 个通用输入/输出 (GPIO)
 - 两个 32 位键盘中断模块 (KBI)
 - 外部中断 (IRQ)
- 模拟模块
 - 一个最高 16 通道 12 位 SAR ADC, 在停止模式下工作, 可选硬件触发器 (ADC)
 - 两个模拟比较器, 内置一个 6 位 DAC 和可编程参考输入 (ACMP)
- 定时器
 - 一个 6 通道灵活定时器/PWM (FTM)
 - 两个双通道 FlexTimer/PWM (FTM)
 - 一个双通道周期性中断定时器 (PIT)
 - 单脉冲宽度定时器 (PWT)
 - 一个实时时钟 (RTC)
- 通信接口
 - 两个 SPI 模块 (SPI)
 - 多达三个 UART 模块 (UART)
 - 两个 I2C 模块 (I2C)
- 包装选项
 - 80 引脚 LQFP 封装
 - 64 引脚 QFP/LQFP
 - 44 引脚 LQFP 封装

恩智浦保留根据需要更改生产细节规格的权利, 以改进其产品设计。



深圳南天星

目录

1 Ordering parts.....	4		
1.1 Determining valid orderable parts.....	4	5.3 Thermal specifications.....	18
2 Part identification.....	4	5.3.1 Thermal operating requirements.....	18
2.1 Description.....	4	5.3.2 Thermal characteristics.....	19
2.2 Format.....	4	6 Peripheral operating requirements and behaviors.....	20
2.3 Fields.....	4	6.1 Core modules.....	20
2.4 Example.....	5	6.1.1 SWD electricals.....	20
3 Parameter classification.....	5	6.2 External oscillator (OSC) and ICS characteristics.	21
4 Ratings.....	6	6.3 NVM specifications.....	23
4.1 Thermal handling ratings.....	6	6.4 Analog.....	24
4.2 Moisture handling ratings.....	6	6.4.1 ADC characteristics.....	24
4.3 ESD handling ratings.....	6	6.4.2 Analog comparator (ACMP) electricals.....	27
4.4 Voltage and current operating ratings.....	7	6.5 Communication interfaces.....	27
5 General.....	7	6.5.1 SPI switching specifications.....	27
5.1 Nonswitching electrical specifications.....	7	7 Dimensions.....	30
5.1.1 DC characteristics.....	7	7.1 Obtaining package dimensions.....	30
5.1.2 Supply current characteristics.....	14	8 Pinout.....	31
5.1.3 EMC performance.....	15	8.1 Signal multiplexing and pin assignments.....	31
5.2 Switching specifications.....	16	8.2 Device pin assignment.....	33
5.2.1 Control timing.....	16	9 Revision history.....	36
5.2.2			

1 订购零件

1.1 确定有效的可订购零件

网上提供了有效的可订购零件号。要确定该设备的可订购部件号，请访问 nxp.com 并对以下设备号执行零件号搜索:KE06Z。

2 零件标识

2.1 描述

芯片的零件号有识别特定零件的字段。您可以使用这些字段的值来确定您收到的特定零件。

2.2 格式

该设备的部件号具有以下格式：

FFF 先生

2.3 菲尔茨

下表列出了零件号中每个字段的可能值(并非所有组合都有效)：

田	描述	价值观念
Q	资格状态	<ul style="list-style-type: none"> • M =完全合格的一般市场流量 • P =资格预审
KE##	Kinetis 家族	<ul style="list-style-type: none"> • KE04
A	信息标号属性	<ul style="list-style-type: none"> • Z = M0+核心
场流分级法(field flow fractionation)	编程闪存大小	<ul style="list-style-type: none"> • 128 = 128 KB
稀有	硅版本	<ul style="list-style-type: none"> • (空白)=主要 • a = main 之后的修订
T	温度范围(°C)	<ul style="list-style-type: none"> • v = - 40 至 105
包裹邮递(Parcel Post)	包标识符	<ul style="list-style-type: none"> • LD = 44 LQFP (10 毫米 x 10 毫米)

表格在下一页继续...

田	描述	价值观念
		<ul style="list-style-type: none"> • QH = 64 QFP (14 毫米 x 14 毫米) • LH = 64 LQFP (10 毫米 x 10 毫米) • LK = 80 LQFP (14 毫米 x 14 毫米)
抄送	最大 CPU 频率 (MHz)	<ul style="list-style-type: none"> • 4 = 48 MHz
普通	包装类型	<ul style="list-style-type: none"> • R = 磁带和卷轴 • (空白) = 托盘

2.4 例子

这是一个零件号示例：

MKE06Z128VLK4

3 参数分类

本附录中所示的电气参数通过各种方法保证。为了让客户更好地理解，使用了以下分类，并在表格中相应地标记了相应的参数：

表 1。参数分类

P	这些参数在每个器件的生产测试过程中得到保证。
C	这些参数是通过测量跨工艺变化的统计相关样本大小的设计表征来实现的。
T	除非另有说明，这些参数是通过在典型条件下对典型器件的小样本进行设计表征而获得的。典型栏中显示的所有值都属于此类别。
D	这些参数主要来自模拟。

注意

分类显示在参数表中标有“C”的栏中。

4 等级

4.1 热处理额定值

标志	描述	量滴	最大值	单位	笔记
TSTG	储存温度	- 55	150	C	1
TSDR	无铅焊接温度	—	260	C	2

1. 根据 JEDEC 标准 JESD22-A103 高温储存寿命确定。
2. 根据 IPC/JEDEC 标准 J-STD-020 《非密封固态表面贴装器件的湿度/回流敏感性分类》确定。

4.2 水分处理等级

标志	描述	量滴	最大值	单位	笔记
MSL	湿度敏感度水平	—	3	—	1

1. 根据 IPC/JEDEC 标准 J-STD-020 《非密封固态表面贴装器件的湿度/回流敏感性分类》确定。

4.3 ESD 处理额定值

标志	描述	量滴	最大值	单位	笔记
VHBM	静电放电电压，人体模型	- 6000	+6000	V	1
VCDM	静电放电电压，带电设备模型	- 500	+500	V	2
ILAT	125° C 环境温度下的门锁电流	- 100	+100	妈	3

1. 根据 JEDEC 标准 JESD22-A114，静电放电 (ESD) 灵敏度测试人体模型 (HBM) 确定。
2. 根据 JEDEC 标准 JESD22-C101 确定，微电子元件静电放电耐受阈值的场感应充电器件模型测试方法。
3. 根据 JEDEC 标准 jesda 78d IC 门锁测试确定。
 - 测试在 125° C 外壳温度下进行 (II 级)。
 - I/O 引脚通过 100 mA I 测试，IDD 电流限值为 400 mA。
 - I/O 引脚通过 +50/-100mA I-测试，IDD 电流限值为 1000 mA。
 - 电源组超过 1.5 V_{ccmax}。
 - 由于产品调节要求，复位引脚仅通过负 I 测试进行测试。

4.4 电压和电流操作额定值

绝对最大额定值仅为应力额定值，不保证最大值下的功能运行。超过下表中规定限值的应力可能会影响器件的可靠性或对器件造成永久性损坏。关于功能操作条件，请参考本文件中的其余表格。

该设备包含防止因高静电电压或电场造成损坏的电路；然而，建议采取正常的预防措施，以避免将任何高于最大额定电压的电压应用于该高阻抗电路。如果未使用的输入连接到适当的逻辑电压电平（例如 VSS 或 VDD），或者使能与该引脚相关的可编程上拉电阻，则工作可靠性会得到提高。

表二。电压和电流操作额定值

标志	描述	量滴	最大值	单位
VDD	数字电源电压	- 0.3	6.0	V
(=InternationalDirectDial) 国际直拨长途电话	流入 VDD 的最大电流	—	120	妈
车辆识别号码	除真开漏引脚外的输入电压	- 0.3	VDD + 0.3 ¹	V
	真开漏引脚的输入电压	- 0.3	6	V
身份证明	瞬时最大电流单引脚限制 (适用于所有端口引脚)	- 25	25	妈
VDDA	模拟电源电压	VDD-0.3	VDD + 0.3	V

1. VDD 的最大额定值也适用于 VIN。

5 一般

5.1 非开关电气规格

5.1.1 DC 特色

本节包括有关电源要求和 I/O 引脚特性的信息。

表 3。DC 特色

标志	C	描述	福建话	典型的 ¹	最大	单位
—	—	工作电压 ²	2.7	—	5.5	V

表格在下一页继续...

表 3. DC 的特点(续)

标志	C	描述		福建话	典型的 ¹	最大	单位	
VOH	P	输出高电压	除 PTA2 和 PTA3 外, 所有 I/O 引脚均为标准驱动强度	5 V, Iload = -5mA	VDD-0.8	—	V	
	C			3 V, Iload = -2.5mA	VDD-0.8	—	V	
	P	高电流驱动引脚, 高驱动强度 ³	5 V, Iload = -20mA	VDD-0.8	—	V		
	C		3 V, Iload = -10mA	VDD-0.8	—	V		
IOHT	D	输出高电流	所有端口的最大总 IOH	5 伏	—	—	妈	
				3 伏	—	—	- 100 - 60	
卷 (volume 的缩写)	P	输出低电压	所有 I/O 引脚, 标准驱动强度	5 V, Iload = 5 mA	—	—	0.8	V
	C			3 V, Iload = 2.5 mA	—	—	0.8	V
	P	高电流驱动引脚, 高驱动强度 ³	5 V, Iload = 20 mA	—	—	0.8	V	
	C		3 V, Iload = 10 mA	—	—	0.8	V	
IOLT	D	输出低电流	所有端口的最大总 IOL	5 伏	—	—	100	妈
				3 伏	—	—	60	
VIH	P	输入高电压	所有数字输入	4.5 ≤ VDD < 5.5 伏	0.65 × VDD	—	—	V
				2.7 ≤ VDD < 4.5 伏	0.70 × VDD	—	—	
垂直注入逻辑	P	输入低电压	所有数字输入	4.5 ≤ VDD < 5.5 伏	—	—	0.35 × VDD	V
				2.7 ≤ VDD < 4.5 伏	—	—	0.30 × VDD	
V _{phys}	C	输入滞后 s	所有数字输入	—	0.06 × VDD	—	—	平均变化
I _{In}	P	输入漏电流	每个引脚(高阻抗输入模式下的引脚)	V _{IN} = VDD 或 VSS	—	0.1	—	A
I _{INTOT}	C	所有端口引脚的总泄漏组合 d	高阻抗输入模式下的引脚	V _{IN} = VDD 或 VSS	—	—	2	A
RPU	P	上拉电阻	启用时的所有数字输入(除 PTA2 和 PTA3 之外的所有 I/O 引脚)	—	30.0	—	50.0	kΩ
稀有 ⁴	P	上拉电阻	PTA2 和 PTA3 引脚	—	30.0	—	60.0	kΩ
IIC	D	直流电注入电流 ^{5, 6, 7}	单针极限	V _{IN} < VSS, V _{IN} > VDD	-2	—	2	妈
			MCU 总限值, 包括所有受力引脚的总和		-5	—	25	
C _{In}	C	所有引脚的输入电容		—	—	—	七	性能因素 (Performance)

							Factor)
视频随机存储器	C	RAM 保持电压	—	2.0	—	—	V

1. 典型值是在 25° c 下测得的，是特征化的，不是测试的。
2. 最大电源 VDD 上升速率为 70V/ms，以不同批次的样品为特征。

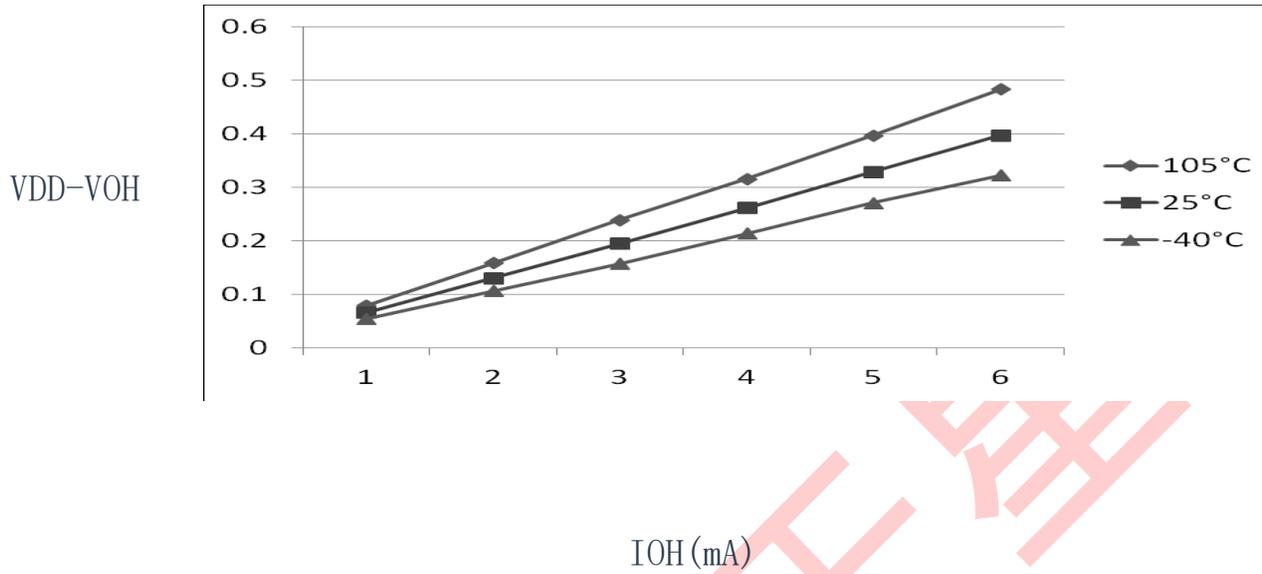
深圳南天星

- 只有 PTB4、PTB5、PTD0、PTD1、PTE0、PTE1、PTH0 (仅限 64 引脚和 80 引脚封装) 和 PTH1 (仅限 64 引脚和 80 引脚封装) 支持高电流输出。
- 额定电阻值是器件内部的实际值。在引脚外部测量时，上拉值可能会更高。
- 除 PTA2 和 PTA3 外，所有功能正常的非电源引脚都在内部箝位至 VSS 和 VDD。PTA2 和 PTA3 是真正的开漏 I/O 引脚，内部箝位至 VSS。^{ss}
- 输入必须限于指定的电流值。要确定所需限流电阻的值，请计算正负箝位电压的电阻值，然后使用较大的值。
- 在瞬时和最大工作电流条件下，电源必须保持在工作 VDD 范围内。如果正注入电流 ($V_{In} > VDD$) 高于 I_{DD} ，注入电流可能流出 VDD，并可能导致外部电源失调。确保当 MCU 不消耗功率时，外部 VDD 负载将分流高于最大注入电流的电流，例如当不存在系统时钟或时钟速率非常低时 (这将降低整体功耗)。

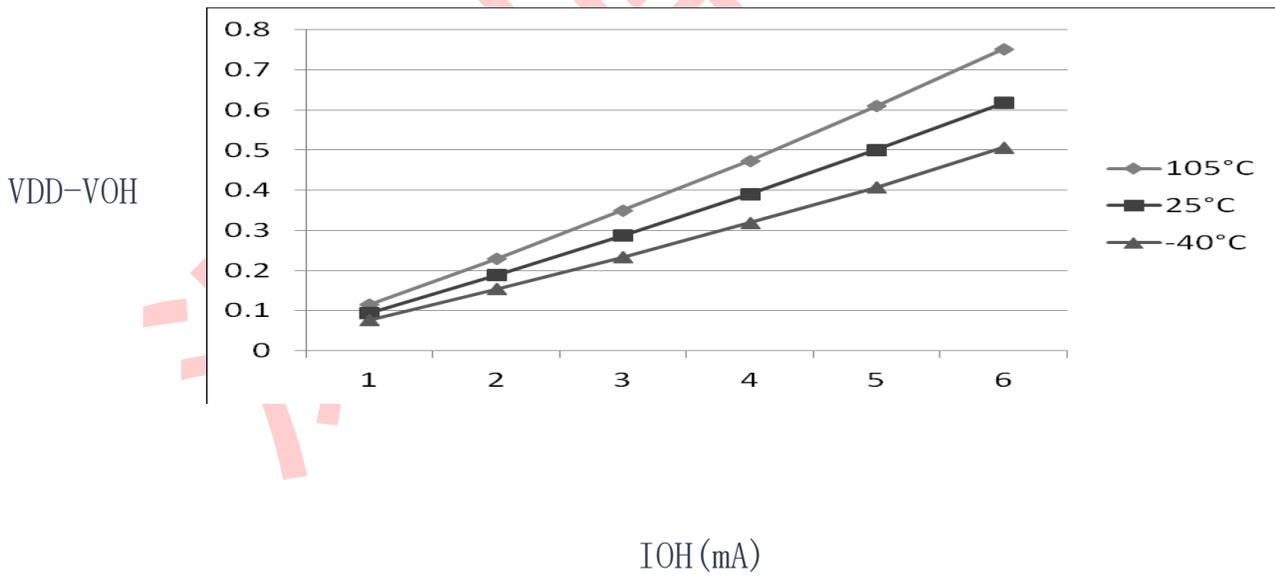
表 4. LVD 和 POR 规格

标志	C	描述	福建话	典型	最大	单位	
VPOR	D	POR 警戒电压 ¹	1.5	1.75	2.0	V	
VLVDH	C	下降低压检测阈值—高范围 (LVDV = 1) ²	4.2	4.3	4.4	V	
VLVW1H	C	下降低电压警告阈值—高范围	一级坠落 (LVWV = 00)	4.3	4.4	4.5	V
VLVW2H	C		二级坠落 (LVWV = 01)	4.5	4.5	4.6	V
VLVW3H	C		三级坠落 (LVWV = 10)	4.6	4.6	4.7	V
VLVW4H	C		四级坠落 (LVWV = 11)	4.7	4.7	4.8	V
VHYSH	C	高范围低电压检测/警告滞后	—	100	—	平均变化	
VLVDL	C	下降低电压检测阈值—低范围 (LVDV = 0)	2.56	2.61	2.66	V	
VLVW1L	C	下降低电压警告阈值—低范围	一级坠落 (LVWV = 00)	2.62	2.7	2.78	V
VLVW2L	C		二级坠落 (LVWV = 01)	2.72	2.8	2.88	V
VLVW3L	C		三级坠落 (LVWV = 10)	2.82	2.9	2.98	V
VLVW4L	C		四级坠落 (LVWV = 11)	2.92	3.0	3.08	V
VHYSDL	C	低范围低电压检测迟滞	—	40	—	平均变化	
VHYSWL	C	低范围低电压警告滞后	—	80	—	平均变化	
VBG	P	缓冲带隙输出 ³	1.14	1.16	1.18	V	

- 最大值是保证 POR 的最高电压。
- 上升阈值等于下降阈值+迟滞。
- 电压工厂调整在 VDD = 5.0 伏，温度 = 25 摄氏度



图一。典型 VDD-VOH 与 IOH(标准驱动强度) (VDD = 5 V)



图二。典型 VDD-VOH 与 IOH(标准驱动强度) (VDD = 3 V)

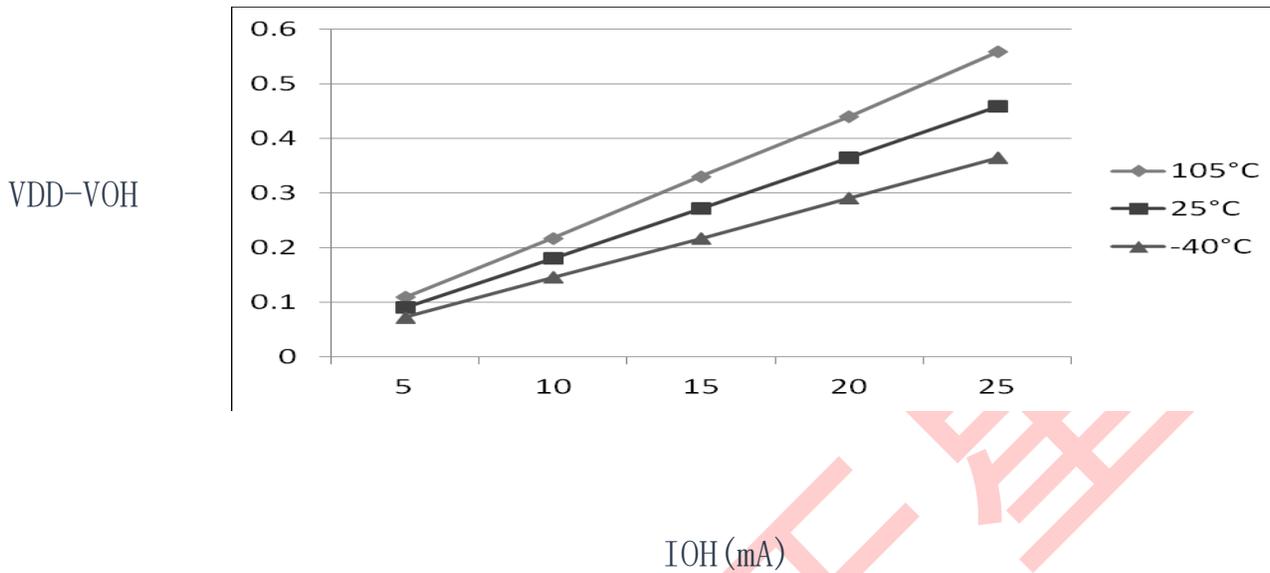


图 3。典型 VDD-VOH 与 IOH(高驱动强度) (VDD = 5 V)

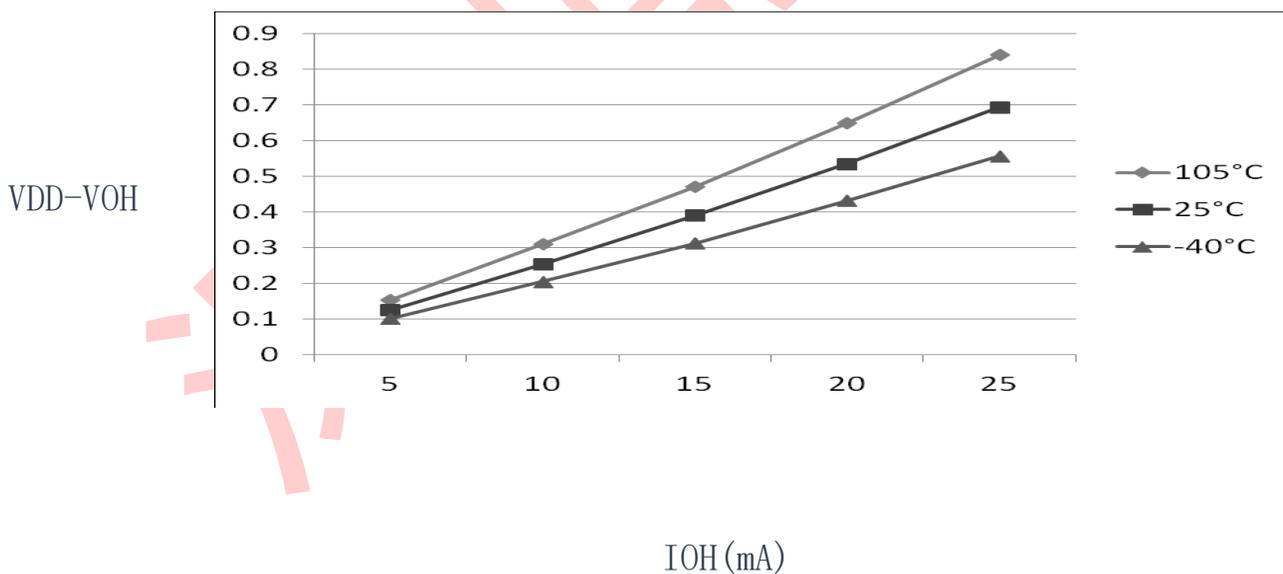
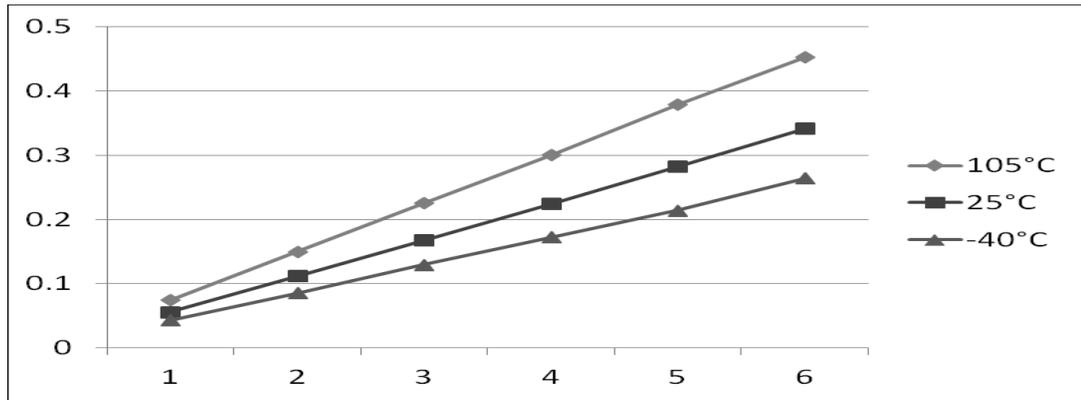
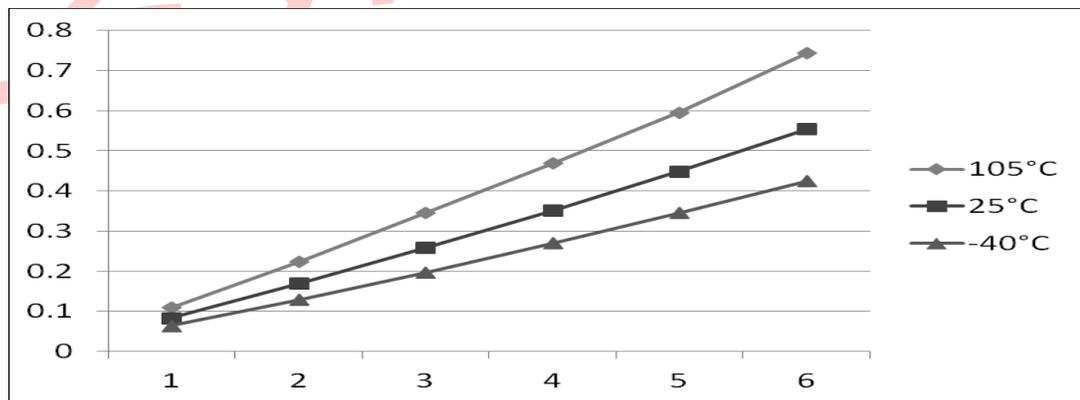


图 4。典型 VDD-VOH 与 IOH(高驱动强度) (VDD = 3 V)



人工晶
状体
(毫安)

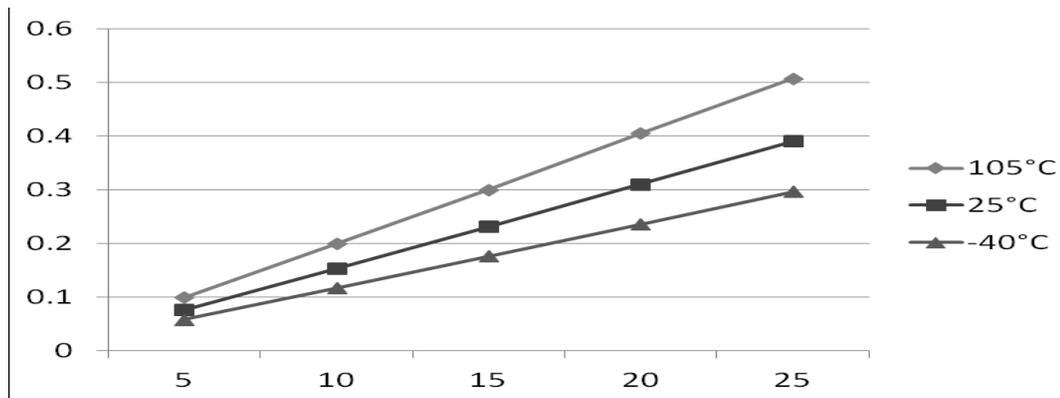
图 5. 典型 VOL 与 IOL (标准驱动强度) (VDD = 5 V)



人工晶
状体

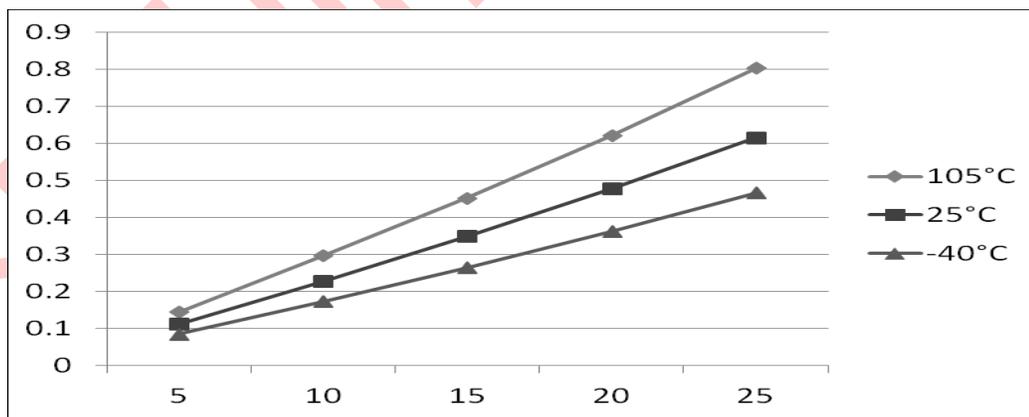
图 6。典型 VOL
与 IOL (标准驱
动强度) (VDD =
3 V)

深圳南天星



人工晶
状体
(毫安)

图7. 典型 VOL 与 IOL(高驱动强度) (VDD = 5 V)



人工晶
状体
(毫安)

图8. 典型 VOL 与 IOL(高驱动强度) (VDD = 3 V)

5.1.2 电源电流特性

本节包括各种工作模式下的电源电流信息。

表 5. 电源电流特性

C	参数	标志	内核/总线频率	VDD 五世	典型的 ¹	最大 ²	单位	临时雇员
C	运行供电电流 FEI 模式，所有模块时钟启用；从闪存运行	RIDD	48/24 兆赫	5	11.1	—	妈	-40 至 105 摄氏度
C			24/24 兆赫		8	—		
C			12/12 兆赫		5	—		
C			1/1 兆赫		2.4	—		
C			48/24 兆赫	3	11	—		
C			24/24 兆赫		7.9	—		
C			12/12 兆赫		4.9	—		
C			1/1 兆赫		2.3	—		
C	运行电源电流 FEI 模式，所有模块时钟禁用并门控；从闪存运行	RIDD	48/24 兆赫	5	7.8	—	妈	-40 至 105 摄氏度
C			24/24 兆赫		5.5	—		
C			12/12 兆赫		3.8	—		
C			1/1 兆赫		2.3	—		
C			48/24 兆赫	3	7.7	—		
C			24/24 兆赫		5.4	—		
C			12/12 兆赫		3.7	—		
C			1/1 兆赫		2.2	—		
C	运行电源电流 FBE 模式，所有模块时钟启用；从内存运行	RIDD	48/24 兆赫	5	14.7	—	妈	-40 至 105 摄氏度
P			24/24 兆赫		9.8	14.9		
C			12/12 兆赫		6	—		
C			1/1 兆赫		2.4	—		
C			48/24 兆赫	3	14.6	—		
P			24/24 兆赫		9.6	12.8		
C			12/12 兆赫		5.9	—		
C			1/1 兆赫		2.3	—		
C	运行电源电流 FBE 模式，所有模块时钟禁用和门控；从内存运行	RIDD	48/24 兆赫	5	11.4	—	妈	-40 至 105 摄氏度
P			24/24 兆赫		7.7	12.5		
C			12/12 兆赫		4.7	—		
C			1/1 兆赫		2.3	—		
C			48/24 兆赫	3	11.3	—		
P			24/24 兆赫		7.6	9.5		
C			12/12 兆赫		4.6	—		
C			1/1 兆赫		2.2	—		

表格在下一页继续...

表 5. 电源电流特性(续)

C	参数	标志	内核/总线频率	VDD 五世	典型的 ¹	最大 ²	单位	临时雇员
C	等待模式当前 FEI 模式, 所有模块时钟使能	WIDD	48/24 兆赫	5	8.4	—	妈	-40 至 105 摄氏度
P			24/24 兆赫		6.5	7.2		
C			12/12 兆赫		4.3	—		
C			1/1 兆赫		2.4	—		
C			48/24 兆赫	3	8.3	—		
P			24/24 兆赫		6.4	七		
C			12/12 兆赫		4.2	—		
C			1/1 兆赫		2.3	—		
P	停止模式电源电流无时钟活动(1 kHz LPO 时钟除外) ³	SIDD	—	5	2	105	A	-40 至 105 摄氏度
P			—	3	1.9	95		-40 至 105 摄氏度
C	ADC 加法器停止 ADLPC = 1 ADLSMP = 1 ADCO = 1 模式 = 10B ADICLK = 11B	—	—	5	86	—	A	-40 至 105 摄氏度
C				3	82	—		
C	ACMP 加法器停止	—	—	5	12	—	A	-40 至 105 摄氏度
C				3	12	—		
C	LVD 加法器停止 ⁴	—	—	5	130	—	A	-40 至 105 摄氏度
C				3	125	—		

1. 典型柱中的数据是在 5.0 V、25° C 下表征的, 或者是典型的推荐值。
2. 在 105° c 的高温下观察到最大电流。
3. RTC 加法器导致 IDD 增加 < 1 A。通常, RTC 时钟源是 1 kHz LPO 时钟。^{DD}
4. LVD 以 5% 的占空比被周期性地从停止状态唤醒。该周期等于或小于 2 毫秒

5.1.3 EMC 性能

电磁兼容性 (EMC) 性能高度依赖于 MCU 所处的环境。电路板设计和布局、电路拓扑选择、外部元件的位置和特性以及 MCU 软件操作对 EMC 性能起着重要作用。系统设计人员必须参考以下应用笔记, 请访问 nxp.com 获取专门针对优化 EMC 性能的建议和指导。

- AN2321: 板级电磁兼容性设计
- AN1050: 与 HCMOS 微控制器的电磁兼容性 (EMC) 设计
- AN1263: 与单芯片微控制器的电磁兼容性设计

开关规格

- AN2764:提高基于微控制器的应用的瞬态抗扰度性能
- AN1259:基于 MCU 系统的降噪系统设计和布局技术

5.1.3.1 EMC 辐射发射操作行为

表 6. 80 引脚 LQFP 封装的 EMC 辐射发射工作特性

标志	描述	频带(兆赫)	典型。	单位	笔记
VRE1	辐射发射电压, 频段 1	0.15 - 50	6	dB μ V	1, 2
VRE2	辐射发射电压, 频段 2	50 - 150	6	dB μ V	
VRE3	辐射发射电压, 频段 3	150 - 500	11	dB μ V	
VRE4	辐射发射电压, 频段 4	500 - 1000	5	dB μ V	
VRE IEC	IEC 水平	0.15 - 1000	普通 ³	—	2, 4

1. 根据 IEC 标准 61967-1《集成电路-电磁辐射测量, 150 kHz 至 1 GHz 第 1 部分:一般条件和定义》和 IEC 标准 61967-2《集成电路-电磁辐射测量, 150 kHz 至 1 GHz 第 2 部分:辐射测量-TEM 室和宽带 TEM 室法》确定。测量是在微控制器运行基本应用程序时进行的。报告的发射水平是在每个频率范围内测量的方向中最大测量发射的值, 四舍五入到下一个整数。
2. VDD = 5.0 V, TA = 25° C, fOSC = 8 MHz(晶振), fSYS = 40 MHz, fBUS = 20 MHz_{DD}
3. IEC/SAE 电平最大值:N \leq 12 dB V, M \leq 18 dB V, K \leq 30 dB V, I \leq 36 dB V, H \leq 42 dB V。
4. 根据 IEC 标准 61967-2 附录 D 规定, 辐射发射测量-TEM 室和宽带 TEM 室方法

5.2 开关规格

5.2.1 控制定时

表 7. 控制定时

数字	C	评级	标志	福建话	典型的 ¹	最大	单位
一	D	系统和内核时钟	fSys	直流电	—	48	兆赫
2	P	总线频率(tcyc = 1/fBus)	fBus	直流电	—	24	兆赫
3	P	内部低功耗振荡器频率	fLPO	0.67	1.0	1.25	千赫 (= kilo hertz)
四	D	外部复位脉冲宽度 ²	textrst	1.5 \times tcyc	—	—	纳秒
5	D	重置低速驱动	trstdrv	34 \times tcyc	—	—	纳秒
6	D	IRQ 脉冲宽度	异步路径 ²	蒂利赫	100	—	纳秒
	D		同步路径 ³	蒂希尔	1.5 \times tcyc	—	纳秒

表格在下一页继续...

表 7. 控制时序(续)

数字	C	评级	标志	福建话	典型的 ¹	最大	单位	
七	D	键盘中断脉冲宽度	异步路径 ²	蒂利赫	100	—	—	纳秒
	D		同步路径	蒂希尔	$1.5 \times t_{cyc}$	—	—	纳秒
8	C	端口上升和下降时间-正常驱动强度(负载=50 pF) ⁴	—	特里丝	—	10.2	—	纳秒
	C		tFall	—	9.5	—	纳秒	
	C	端口上升和下降时间-高驱动强度(负载=50 pF) ⁴	—	特里丝	—	5.4	—	纳秒
	C		tFall	—	4.6	—	纳秒	

1. 除非另有说明, 典型值基于 $V_{DD} = 5.0\text{ V}$ 、 25° C 时的特性数据。DD _____
2. 这是保证被识别为复位引脚请求的最短脉冲。
3. 这是保证通过引脚同步电路的最小脉冲宽度。较短的脉冲可能被识别, 也可能不被识别。在停止模式下, 同步器被旁路, 因此可以识别较短的脉冲。
4. 显示了相对于 20% V_{DD} 和 80% V_{DD} 水平的定时。温度范围为 -40° C 至 105° C



图 9. 重置时序

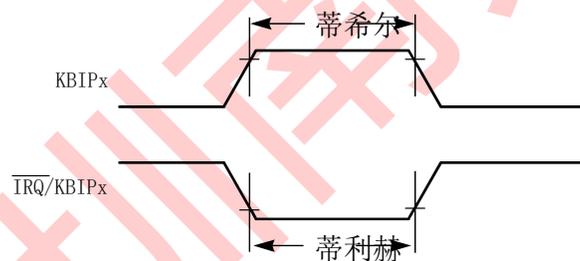


图 10. KBIPx 时序

5.2.2 FTM 模块时序

同步器电路决定可识别的最短输入脉冲或可用作定时器计数器可选外部时钟源的最快时钟。这些同步器根据当前总线速率时钟运行。

表 8. FTM 输入时序

C	功能	标志	福建话	最大	单位
D	定时器时钟频率	fTimer	fBus	fSys	赫兹
D	外部时钟频率	fCLK	0	fTimer/4	赫兹

表格在下一页继续...

表 8. FTM 输入时序(续)

C	功能	标志	福建话	最大	单位
D	外部时钟周期	tTCLK	四	—	计时器
D	外部时钟高电平时间	tclkh	1.5	—	计时器
D	外部时钟低电平时间	tclkl	1.5	—	计时器
D	输入捕获脉冲宽度	tICPW	1.5	—	计时器

1. tTimer = 1/fTimer

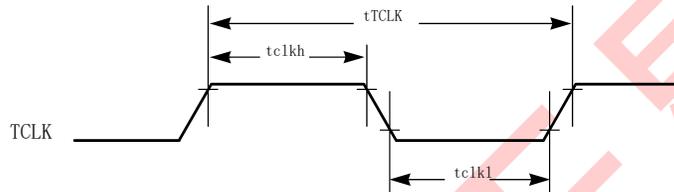


图 11. 定时器外部时钟

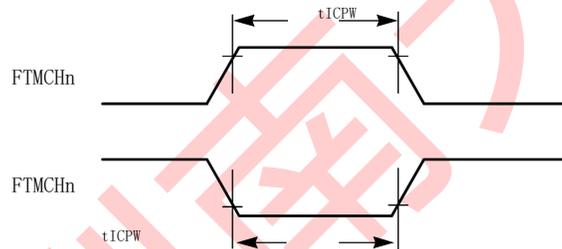


图 12. 定时器输入捕捉脉冲

5.3 热量规格

5.3.1 热操作要求

表 9. 热操作要求

标志	描述	量滴	最大值	单位	笔记
涡轮喷气发动机	芯片结温	- 40	125	C	
钽	环境温度	- 40	105	C	1

1. 只有当用户确保 TJ 不超过最大 TJ 时，才能超过最大 TA。确定 TJ 的最简单方法是: TJ = TA + θ JA x 芯片功耗

5.3.2 热工特性

本部分提供有关工作温度范围、功耗和封装热阻的信息。与片内逻辑和电压调节器电路的功耗相比，I/O 引脚的功耗通常较小，并且由用户决定，而不是由 MCU 设计控制。要在功率计算中考虑 PI/O，请确定实际引脚电压与 VSS 或 VDD 之间的差值，然后乘以每个 I/O 引脚的引脚电流。除非引脚电流异常高(重负载)，否则引脚电压与 VSS 或 VDD 之间的差异将非常小。

表 10. 热量属性

纸板类型	标志	描述	64 LQFP	64 QFP	44 LQFP	80 LQFP	单位	笔记
单层 (1S)	R ^θ JA	热阻，结至环境(自然对流)	71	61	75	57	C/W	1, 2
四层 (2s2p)	R ^θ JA	热阻，结至环境(自然对流)	53	47	53	44	C/W	1, 3
单层 (1S)	里奥 JMA	热阻，结至环境(200 英尺。/分钟。空气速度)	59	50	62	47	C/W	1, 3
四层 (2s2p)	里奥 JMA	热阻，结至环境(200 英尺。/分钟。空气速度)	46	41	47	38	C/W	1, 3
—	R ^θ JB	热阻，板结	35	32	34	28	C/W	4
—	R ^θ JC	热阻，结到外壳	20	23	20	15	C/W	5
—	ψJT	热特性参数，中心外封装顶部结(自然对流)	5	8	5	3	C/W	6

1. 结温是芯片尺寸、片内功耗、封装热阻、安装位置(板)温度、环境温度、气流、板上其它元件的功耗和板热阻的函数。
2. 符合 JEDEC JESD51-2，单层电路板(JESD51-3)水平。
3. 根据 JEDEC JESD51-6，电路板(JESD51-7)水平放置。
4. 芯片与印刷电路板之间的热阻符合 JEDEC JESD51-8 标准。电路板温度在靠近封装的电路板上表面测量。
5. 芯片与封装底部焊盘之间的热阻。忽略界面电阻。
6. 根据 JEDEC JESD51-2，热特性参数表示封装顶部与结温之间的温差。当希腊字母不可用时，热特性。

平均芯片结温(T_J), 单位为° C, 可通过下式获得: $T_J = T_A + (P_D \times \theta_{JA})$

其中：

T_A =环境温度， $^{\circ}\text{C}$

θ_{JA} =封装热阻，结至环境温度， C/W $PD = P_{int} + P_{I/O}$

品脱= $IDD \times VDD$ ，瓦特-芯片内部功率

$P_{I/O}$ =输入和输出引脚上的功耗-用户确定

对于大多数应用， $P_{I/O} \ll P_{int}$ ，可以忽略不计。 PD 和 T_J 之间的近似关系(如果忽略 $P_{I/O}$)为：

$PD = K \div (T_J + 273^{\circ}\text{C})$

求解上述等式得到 K ：

$k = PD \times (T_A + 273^{\circ}\text{C}) + \theta_{JA} \times (PD)^2$

其中 K 是与特定部分相关的常数。 k 可以通过测量已知 T_A 的 PD (平衡时) 来确定。利用这个 K 值，对于任何 T_A 值，可以通过迭代求解上述方程来获得 PD 和 T_J 的值。

6 外围设备操作要求和行为

6.1 核心模块

6.1.1 SWD 电气公司

表 11。SWD 全电压范围电气

标志	描述	量滴	最大值	单位
	工作电压	2.7	5.5	V
J1	SWD_CLK 运行频率 • 串行线调试	0	24	兆赫
J2	CLK 循环周期	1/J1	—	纳秒
JBOY3 乐队	SWD_CLK 时钟脉冲宽度 • 串行线调试	20	—	纳秒
J4	SWD_CLK 上升和下降时间	—	3	纳秒
J9	SWD_DIO 至 SWD_CLK 上升的输入数据建立时间	10	—	纳秒
J10	SWD_CLK 上升后 SWD_DIO 输入数据保持时间	3	—	纳秒

表格在下一页继续...

表 11. SWD 全电压范围电气(续)

标志	描述	量滴	最大值	单位
J11	SWD_CLK 高电平至 SWD_DIO 数据有效	—	35	纳秒
J12	CLK 高中到 DIO 高中	5	—	纳秒

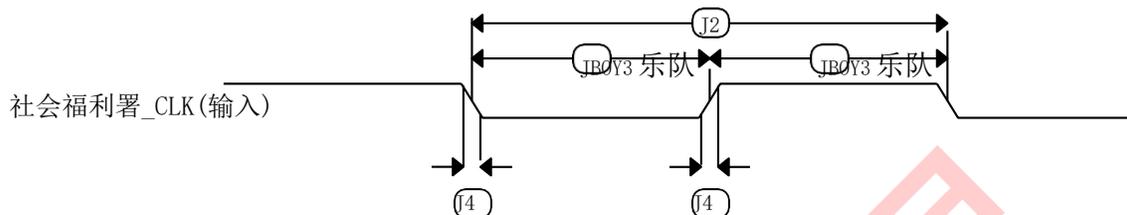


图 13. 串行线时钟输入时序

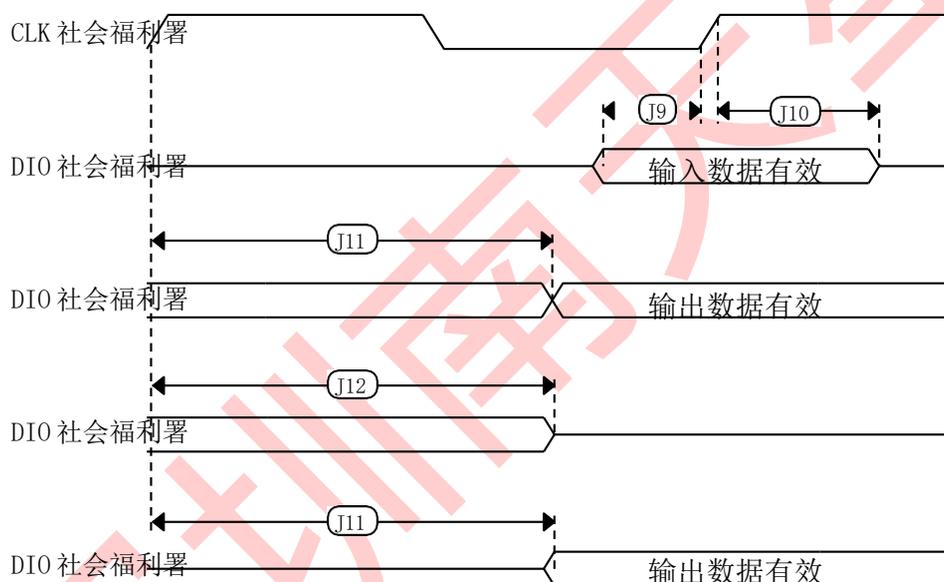


图 14. 串行线数据时序

6.2 外部振荡器 (OSC) 和 IC 特性

表 12. OSC 和 ICS 规格 (环境温度范围= -40 至 105° C)

数字	C	特性	标志	福建话	典型的 ¹	最大	单位	
—	C	晶体或谐振器频率	低范围 (范围= 0)	flo	31.25	32.768	39.0625	千赫
	C		高范围 (范围= 1)	family health international 家庭健康国际性组织	四	—	24	兆赫

表格在下一页继续...

表 12. OSC 和 ICS 规格 (环境温度范围= -40 至 105° C) (续)

数字	C	特性		标志	福建话	典型的 ¹	最大	单位
2	D	负载电容器		C2 C1	参见注释 ²			
3	D	反馈电阻器	低频、低功耗模式 ³	无线电频率 (radio frequency)	—	—	—	m ω
			低频、高增益模式		—	10	—	m ω
			高频、低功耗模式		—	—	—	m ω
			高频、高增益模式		—	—	—	m ω
四	D	串联电阻-低频	低功率模式 ³	稀有 ²	—	0	—	k ω
			高增益模式		—	200	—	k ω
5	D	串联电阻器-高频	低功率模式 ³	稀有 ²	—	0	—	k ω
	D		4 兆赫		—	0	—	k ω
	D		8 兆赫		—	0	—	k ω
	D		16 兆赫		—	0	—	k ω
6	C	晶体启动时间 低范围 = 32.768 千赫 水晶; 高范围= 20 MHz 晶振 ⁴⁵	低范围、低功耗	tCSTL	—	1000	—	女士
	C		低范围、高增益	—	800	—	女士	
	C		高范围、低功耗	tCSTH	—	3	—	女士
	C		高范围、高增益	—	1.5	—	女士	
七	T	内部基准启动时间		第斯特	—	20	50	s
8	P	内部参考时钟 (IRC) 频率调整范围		fint_t	31.25	—	39.0625	千赫
9	P	内部参考时钟频率, 工厂调整,	温度= 25° C, VDD = 5 V	金融时报	—	37.5	—	千赫
10	P	DCO 输出频率范围	FLL 参考=芬兰、flo 或 fhi/RDIV	fdco	40	—	50	兆赫
11	P	工厂调整的内部振荡器精度 ⁶	温度= 25° C, VDD = 5 V	fint _ ft	-0.5	—	0.5	%
12	C	在 T = 25° C, VDD = 5 V 条件下调整时, IRC 随温度的偏差	温度范围从-40° C 到 105° C	fint _ t	-1	—	0.5	%
			温度范围从 0° C 到 105° C	fint _ t	-0.5	—	0.5	
13	C	使用工厂调整值的 DCO 输出的频率精度	温度范围从-40° C 到 105° C	fdco _ ft	-1.5	—	—	%
			温度范围从 0° C 到 105° C	fdco _ ft	-1	—	—	

表格在下一页继续...

表 12. OSC 和 ICS 规格 (环境温度范围= -40 至 105° C) (续)

数字	C	特性	标志	福建话	典型的 ¹	最大	单位
14	C	FLL 采集时间 ⁴⁷	tAcquire	—	—	2	女士
15	C	DCO 输出时钟的长期抖动 (2 ms 间隔内的平均值) ⁸	克吉特	—	0.02	0.2	%f _{dco}

1. 典型柱中的数据是在 5.0 V、25° C 下表征的，或者是典型的推荐值。
2. 参见晶体或谐振器制造商的建议。
3. 当范围= HGO = 0 时，负载电容 (C1、C2)、反馈电阻 (RF) 和串联电阻 (rs) 在内部集成。
4. 该参数是特征化的，而不是在每个设备上测试。
5. 为了达到规格，必须遵循正确的 PC 板布局程序。
6. 在恩智浦执行调整工艺时，精度针对工厂调整偏差，然而，回流工艺在室温下可能会导致额外的 0.5% 漂移。
7. 此规格适用于 FLL 参考源或参考分压器改变、调整值改变或从 FLL 禁用 (FBELP、FBILP) 变为 FLL 使能 (FEI、FEE、FBE、FBI) 的任何时候。如果晶振/谐振器用作参考，本规范假设它已经在运行。
8. 抖动是指在最大 fBus 时，在指定间隔内测得的编程频率的平均偏差。测量时，器件由滤波电源供电，并由稳定的外部时钟信号计时。通过 VDD 和 VSS 注入 FLL 电路的噪声以及晶体振荡器频率的变化会增加给定间隔内的抖动百分比。

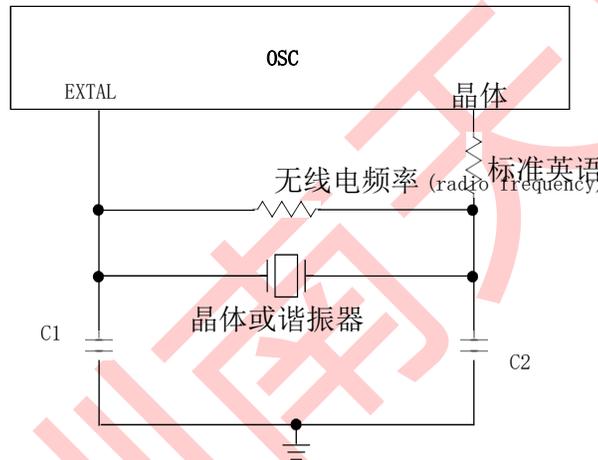


图 15. 典型晶体或谐振器电路

6.3 NVM 规格

本节详细介绍了闪存的编程/擦除时间和编程/擦除耐久性。

表 13. 闪光特性

C	特性	标志	福建话 ¹	典型的 ²	最大 ³	单位 ⁴
D	编程/擦除的电源电压 - 40 摄氏至 105 度	vprog/擦除	2.7	—	5.5	V

表格在下一页继续...

表 13. 闪光特性 (续)

C	特性	标志	福建话 ¹	典型的 ²	最大 ³	单位 ⁴
D	读取操作的电源电压	VRead	2.7	—	5.5	V
D	NVM 总线频率	fNVMBUS	—	—	24	兆赫
D	NVM 工作频率	fNVMOP	0.8	—	1.05	兆赫
D	擦除验证所有块	tVFYALL	—	—	2605	t _{cy}
D	擦除验证闪存块	tRD1BLK	—	—	2579	t _{cy}
D	擦除验证闪存部分	tRD1SEC 秒	—	—	485	t _{cy}
D	读一次	特伦奇	—	—	464	t _{cy}
D	程序闪存 (2 个字)	tPGM2	0.12	0.13	0.31	女士
D	程序闪存 (4 个字)	tPGM4	0.21	0.21	0.49	女士
D	编程一次	tPGMONCE	0.20	0.21	0.21	女士
D	擦除所有块	特尔索尔	95.42	100.18	100.30	女士
D	擦除闪存块	tERSBLK	95.42	100.18	100.30	女士
D	擦除闪存扇区	tERSPG	19.10	20.05	20.09	女士
D	不安全 Flash	通塞库	95.42	100.19	100.31	女士
D	验证后门访问密钥	电视按键	—	—	482	t _{cy}
D	设置用户利润水平	tMLOADU	—	—	415	t _{cy}
C	闪存编程/擦除耐久性 TL 至 TH = -40° C 至 105° C	nFLPE	10 k	10 万英镑	—	周期
C	经过多达 10,000 次编程/擦除循环后, 平均结温 T _{J avg} = 85° C 时的数据保持能力	tD _{ret}	15	100	—	年

1. 最小时间基于最大 fNVMOP 和最大 fNVMBUS_{NVMOP}
2. 典型时间基于典型 fNVMOP 和最大 fNVMBUS_{NVMOP}
3. 最大时间基于典型 fNVMOP 和典型 fNVMBUS 加老化_{NVMOP}
4. t_{cy} = 1 / fNVMBUS

除了正常的 VDD 电源, 编程和擦除操作不需要任何特殊的电源。有关编程/擦除操作的更多详细信息, 请参见《参考手册》中的“闪存模块”部分。

6.4 模拟的

6.4.1 ADC 特性

表 14. 5 V 12 位 ADC 工作条件

特征的	情况	标志	福建话	典型 ¹	最大	单位	评论
参考电位	• 低的 • 高的	VREFL	VSSA • V	—	VDDA/2	V	—
		VREFH	VDDA/2	—	VDDA		

表 14. 5 V 12 位 ADC 工作条件(续)

特征的	情况	标志	福建话	典型 ¹	最大	单位	评论
电源电压	绝对的	VDDA	2.7	—	5.5	V	—
	达美航空至 VDD (VDD-VDDA)	$\delta VDDA$	-100	0	+100	平均变化	—
输入电压		瓦丁	VREFL	—	VREFH	V	—
输入电容		卡丁	—	4.5	5.5	性能因素 (Performance Factor)	—
输入电阻		雷丁	—	3	5	k ω	—
模拟源电阻	12 位模式	肾素血管紧张素系统	—	—	2	k ω	MCU 外部
	• fADCK > 4 MHz		—	—	5		
	• fADCK < 4 MHz		—	—	5		
10 位模式	—	—	—	5	10		
• fADCK > 4 MHz	—	—	—	10			
• fADCK < 4 MHz	—	—	—	10			
8 位模式 (所有有效的 fADCK)					10		
物理输出核心转换时钟频率	高速 (ADLPC=0)	法德克	0.4	—	8.0	兆赫	—
	低功耗 (ADLPC=1)		0.4	—	4.0		

1. 除非另有说明, 典型值假设 VDDA = 5.0 V, 温度= 25° C, fADCK=1.0 MHz。典型值仅供参考, 未经生产测试。

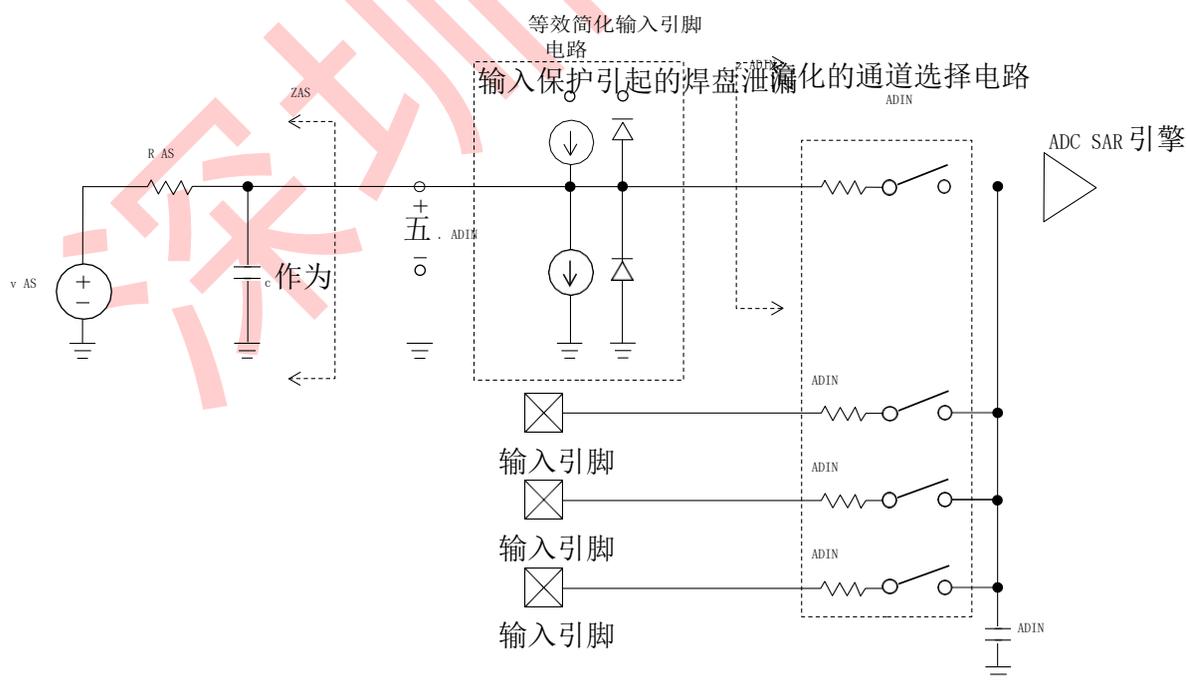


图 16. ADC 输入阻抗等效图

表 15. 12 位 ADC 特性 (VREFH = VDDA, VREFL = VSSA)

特性	情况	C	标志	福建话	典型 ¹	最大	单位
电源电流 ADLPC = 1 ADLSMP = 1 ADCO = 1		T	伊达	—	133	—	A
电源电流 ADLPC = 1 ADLSMP = 0 ADCO = 1		T	伊达	—	218	—	A
电源电流 ADLPC = 0 ADLSMP = 1 ADCO = 1		T	伊达	—	327	—	A
电源电流 ADLPC = 0 ADLSMP = 0 ADCO = 1		T	伊达	—	582	990	A
源电流	停止、复位、模块 关闭	T	伊达	—	0.011	—	A
ADC 异步时钟源	高速 (ADLPC = 0)	P	法达克	2	3.3	5	兆赫
	低功耗 (ADLPC = 1)			1.25	2	3.3	
转换时间 (包括采 样时间)	短样本 (ADLSMP = 0)	T	t _{ADC}	—	20	—	ADCK 周期
	长样本 (ADLSMP = 1)			—	40	—	
抽样时间	短样本 (ADLSMP = 0)	T	目标获取与指 示系统	—	3.5	—	ADCK 周期
	长样本 (ADLSMP = 1)			—	23.5	—	
总不可调整误差 ²	12 位模式	C	ETUE	—	5.0	—	最低有效 位 ³
	10 位模式	C		—	1.5	—	
	8 位模式	C		—	0.8	—	
微分非线性	12 位模式	C	动态噪声限 制器 (dynamic noise limiter)	—	1.5	—	最低有效 位 ³
	10 位模式	C		—	0.4	—	
	8 位模式	C		—	0.15	—	
积分非线性	12 位模式	C	视网膜	—	1.5	—	最低有效 位 ³
	10 位模式	C		—	0.4	—	
	8 位模式	C		—	0.15	—	
零刻度误差 ⁴	12 位模式	C	EVS	—	1.0	—	最低有效 位 ³
	10 位模式	C		—	0.2	—	

表格在下一页继续...

表 15. 12 位 ADC 特性 (VREFH = VDDA, VREFL = VSSA) (续)

特性	情况	C	标志	福建话	典型 ¹	最大	单位
	8 位模式	C		—	0.35	—	
满量程误差 ⁵	12 位模式	C	electrical field stimulation 电场刺激	—	2.5	—	最低有效位 ³
	10 位模式	C		—	0.3	—	
	8 位模式	C		—	0.25	—	
量化误差	≤12 位模式	D	情商	—	—	0.5	最低有效位 ³
输入泄漏误差 ⁶	所有模式	D	EIL	印度拉斯			平均变化
温度传感器斜率	-40 摄氏度 - 25 摄氏度	D	m	—	3.266	—	毫伏/摄氏度
	25 摄氏度 - 125 摄氏度			—	3.638	—	
温度传感器电压	25 摄氏度	D	VTEMP25	—	1.396	—	V

1. 除非另有说明，典型值假设 VDDA = 5.0 V，温度 = 25° C，fADCK=1.0 MHz。典型值仅供参考，未经生产测试。
2. 包括量化
3. $1 \text{ LSB} = (VREFH - VREFL) / 2N_{REFH}$
4. 瓦丁 = $VSSA_{ADIN}$
5. 瓦丁 = $VDDA_{ADIN}$
6. I_{In} = 泄漏电流 (参考 DC 特性)

6.4.2 模拟比较器 (ACMP) 电气

表 16. 比较仪电气规格

C	特性	标志	福建话	典型的	最大	单位
D	电源电压	VDDA	2.7	—	5.5	V
T	电源电流 (工作模式)	伊达	—	10	20	A
D	模拟输入电压	徒劳的	VSS - 0.3	—	VDDA	V
P	模拟输入失调电压	VAIO	—	—	40	平均变化
C	模拟比较器迟滞 (HYST=0)	VH	—	15	20	平均变化
C	模拟比较器迟滞 (HYST=1)	VH	—	20	30	平均变化
T	电源电流 (关闭模式)	IDDAOFF	—	60	—	纳
C	传播延迟	(美) 财政部 (Treasury Department)	—	0.4	—	s

6.5 通信接口

6.5.1 SPI 开关规格

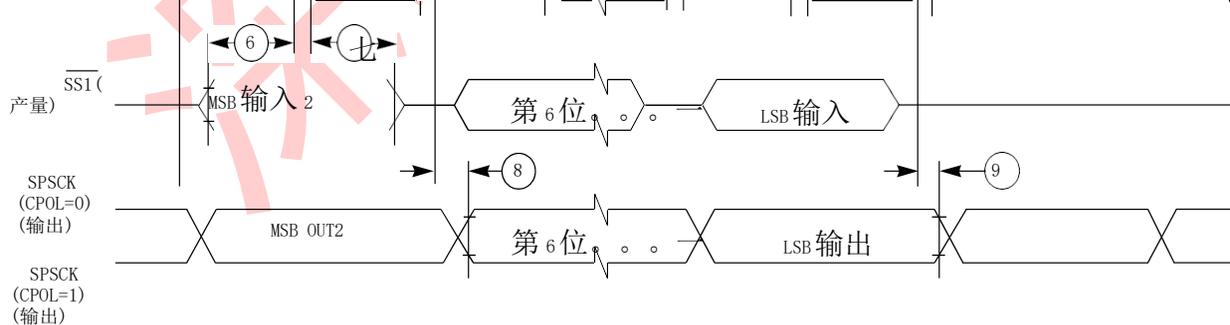
串行外设接口(SPI)为主机和从机操作提供同步串行总线。许多传输属性是可编程的。下表提供了经典 SPI 时序模式的时序特性。参见 SPI 章节

深圳市南天星

芯片参考手册，了解用于与较慢外设通信的修改传输格式。除非另有说明，所有时序均相对于 20% VDD 和 80% VDD 以及所有 SPI 引脚上的 25 pF 负载而言。所有时序都假设 SPI 输出引脚使能高驱动强度。

表 17. SPI 主机模式时序

Num.	标志	描述	量滴	最大值	单位	评论
一	花花公子	工作频率	fBus/2048	fBus/2	赫兹	fBus 是总线时钟
2	tSPSCK	SPSCK 周期	2 辆 tBus	2048 辆 tBus	纳秒	tBus = 1/fBus
3	tLead	启用提前期	1/2	—	tSPSCK	—
四	tLag	启用滞后时间	1/2	—	tSPSCK	—
5	tWSPSCK	时钟 (SPSCK) 高电平或低电平时间	tBus - 30	1024 辆 tBus	纳秒	—
6	tSU	数据建立时间 (输入)	8	—	纳秒	—
七	温度-湿度指数 (Temperature Humidity Index)	数据保持时间 (输入)	8	—	纳秒	—
8	电视	数据有效 (在 SPSCK 边沿之后)	—	25	纳秒	—
9	可是	数据保持时间 (输出)	20	—	纳秒	—
10	技术报告说明书	上升时间输入	—	tBus - 25	纳秒	—
	tFI	下降时间输入	—	—	—	—
11	tRO	上升时间输出	—	25	纳秒	—
	tFO	下降时间输出	—	—	—	—



输入

MOSI (产量)

1. 如果配置为输出。
2. LSBF = 0。对于 LSBF = 1，位顺序为 LSB，位 1，...，位 6，MSB。

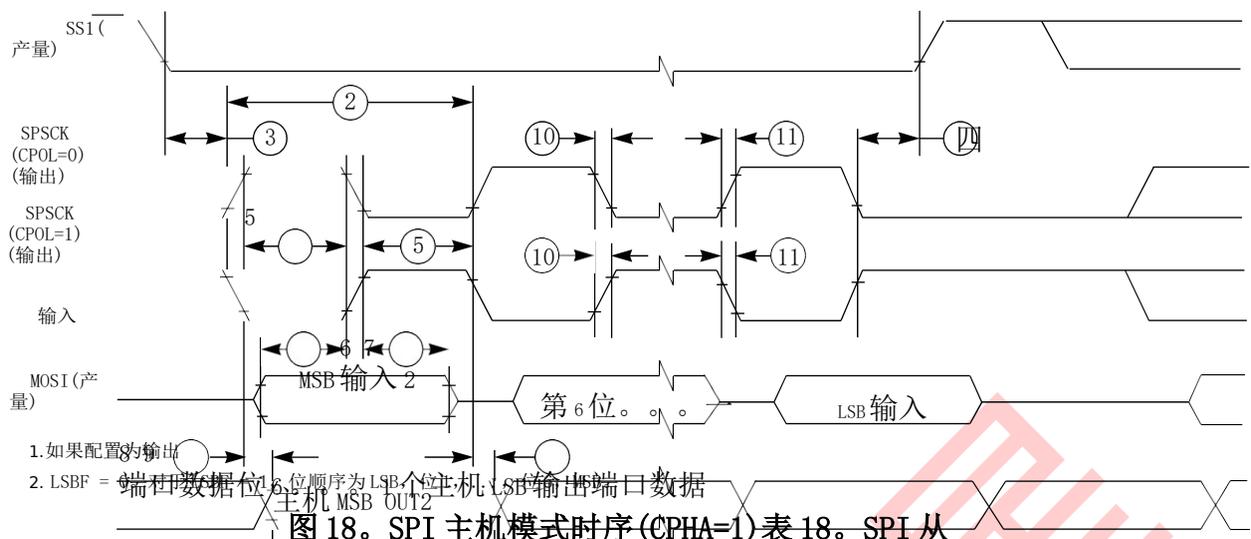


图 18. SPI 主机模式时序 (CPHA=1) 表 18. SPI 从机模式时序

Num.	标志	描述	量滴	最大值	单位	评论
一	花花公子	工作频率	0	fBus/4	赫兹	fBus 是中定义的总线时钟 Control timing。
2	tSPSCCK	SPSCCK 周期	4 辆 tBus	—	纳秒	tBus = 1/fBus
3	tLead	启用提前期	—	—	tBus	—
四	tLag	启用滞后时间	—	—	tBus	—
5	tWSPSCCK	时钟 (SPSCCK) 高电平或低电平时间	tBus - 30	—	纳秒	—
6	tSU	数据建立时间 (输入)	15	—	纳秒	—
七	温度-湿度指数 (Temperature Humidity Index)	数据保持时间 (输入)	25	—	纳秒	—
8	谢谢	从属访问时间	—	tBus	纳秒	从高阻态到数据有效的 时间
9	tdis	从机 MISO 禁用时间	—	tBus	纳秒	高阻态保持时间
10	电视	数据有效 (在 SPSCCK 边沿之后)	—	25	纳秒	—
11	可是	数据保持时间 (输出)	0	—	纳秒	—

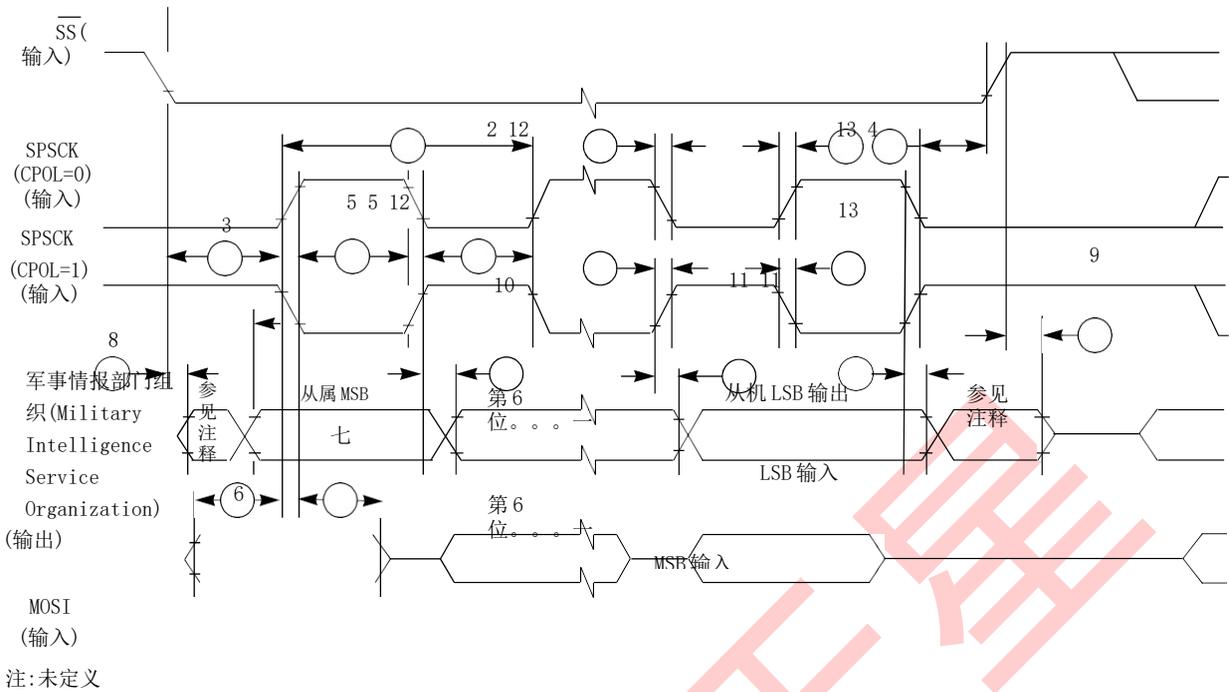


图 19。SPI 从机模式时序 (CPHA = 0)

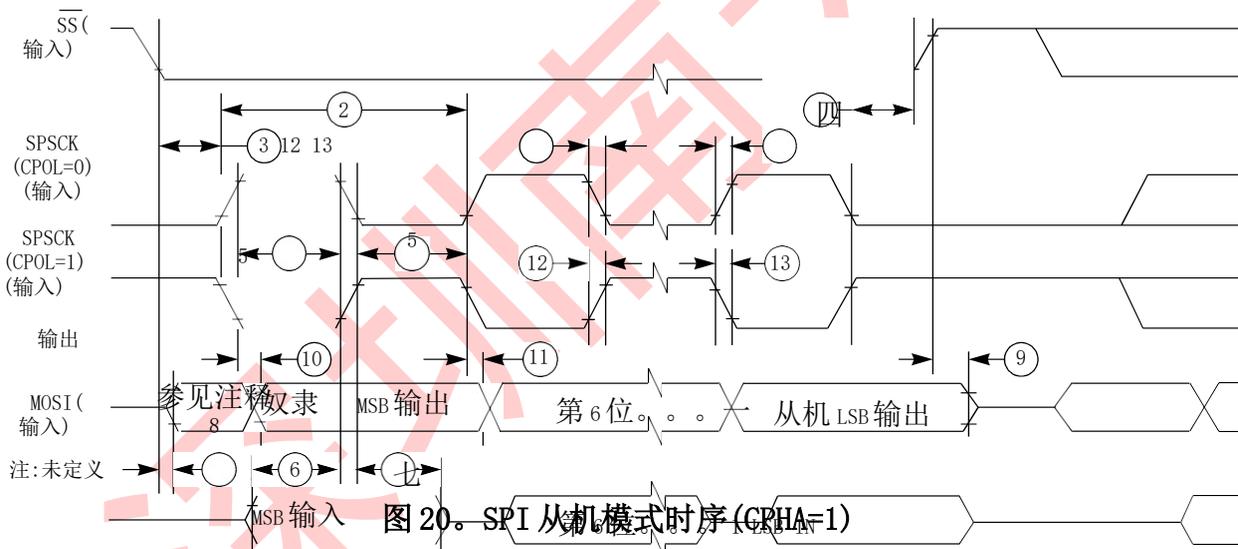


图 20。SPI 从机模式时序 (CPHA=1)

7 规模

7.1 获取包装尺寸

封装尺寸在封装图纸中提供。

要查找封装图，请转到 nxp.com 并对图形的文档号执行关键字搜索：

如果你想要这个包的图纸	然后使用这个文件号码
44 引脚 LQFP 封装	98ASS23225W
64 针 QFP	98ASB42844B
64 引脚 LQFP 封装	98ASS23234W
80 引脚 LQFP 封装	98ASS23237W

8 插脚引线图

8.1 信号复用和引脚分配

下表显示了每个引脚上可用的信号以及这些引脚在本文档支持的设备上的位置。端口控制模块负责选择每个引脚上可用的 ALT 功能。

注意

VSS 和 VSSA 是内部连接的。

VREFH 和 VDDA 在 64 引脚封装中内部连接。

PTB4、PTB5、PTD0、PTD1、PTE0、PTE1、PTH0 和 PTH1 是作为输出工作时的大电流驱动引脚。

当用作输出时，PTA2 和 PTA3 为真开漏引脚。

80 LQFP	64 LQFP /QFP	44 LQFP	Pin 名称	默认	ALTO	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7
一	一	一	PTD1	有缺陷的	PTD1	KB10_P25	FTM2_CH3	SPI1_MOSI				
2	2	2	PTD0	有缺陷的	PTD0	KB10	FTM2_CH2	SPI1_SCK				
3	3	—	PTH7	有缺陷的	PTH7	KB11_P31	PWT 因 1					
四	四	—	PTH6	有缺陷的	PTH6	KB11_P30						
5	—	—	PTH5	有缺陷的	PTH5	KB11_P29						
6	5	3	PTE7	有缺陷的	PTE7	KB11_P7	TCLK2		FTM1_CH1			
七	6	四	PTH2	有缺陷的	PTH2	KB11_P26	总线输出		FTM1_CHO			
8	七	5	VDD	VDD							VDD	
9	8	6	VDDA	VDDA						VREFH	VDDA	

80 LQFP	64 LQFP /QFP	44 LQFP	Pin 名称	默认	ALTO	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7
10	—	—	VREFH	VREFH							VREFH	
11	9	七	VREFL	VREFL							VREFL	
12	10	8	VSS/ VSSA	VSS/ VSSA						VSSA	虚存系统	
13	11	9	PTB7	EXTAL	PTB7	KB10_P15	I2CO_SCL				EXTAL	
14	12	10	PTB6	晶体	PTB6	KB10	I2CO_SDA				晶体	
15	13	11	PTI4	有缺陷的	PTI4		伊拉克					
16	—	—	PTI1	有缺陷的	PTI1		伊拉克	UART2_TX				
17	—	—	PTI0	有缺陷的	PTI0		伊拉克	UART2_RX				
18	14	—	PTH1	有缺陷的	PTH1	KB11_P25	FTM2_CH1					
19	15	—	PTH0	有缺陷的	PTH0	KB11	FTM2_CHO					
20	16	—	PTE6	有缺陷的	PTE6	KB11						
21	17	—	PTE5	有缺陷的	PTE5	KB11_P5						
22	18	12	PTB5	有缺陷的	PTB5	KB10_P13	FTM2_CH5	SPIO_PCS	ACMP1_OUT			
23	19	13	PTB4	NMI_b	PTB4	KB10_P12	FTM2_CH4	SPIO_MISO	ACMP1_IN2	NMI_b		
24	20	14	PTC3	ADCO_SE11	PTC3	KB10_P19	FTM2_CH3		ADCO_SE11			
25	21	15	PTC2	ADCO_SE10	PTC2	KB10_P18	FTM2_CH2		ADCO_SE10			
26	22	16	PTD7	有缺陷的	PTD7	KB10_P31	UART2_TX					
27	23	17	PTD6	有缺陷的	PTD6	KB10_P30	UART2_RX					
28	24	18	PTD5	有缺陷的	PTD5	KB10_P29	PWT_IN0					
29	—	—	PTI6	有缺陷的	PTI6	伊拉克						
30	—	—	PTI5	有缺陷的	PTI5	伊拉克						
31	25	19	PTC1	ADCO_SE9	PTC1	KB10_P17	FTM2_CH1		ADCO_SE9			
32	26	20	PTC0	ADCO_SE8	PTC0	KB10_P16	FTM2_CHO		ADCO_SE8			
33	—	—	PTH4	有缺陷的	PTH4	KB11_P28	I2C1_SCL					
34	—	—	PTH3	有缺陷的	PTH3	KB11_P27	I2C1_SDA					
35	27	—	PTF7	ADCO_SE15	PTF7	KB11_P15			ADCO_SE15			
36	28	—	PTF6	ADCO_SE14	PTF6	KB11			ADCO_SE14			
37	29	—	PTF5	ADCO_SE13	PTF5	KB11_P13			ADCO_SE13			
38	30	—	PTF4	ADCO_SE12	PTF4	KB11_P12			ADCO_SE12			
39	31	21	PTB3	ADCO_SE7	PTB3	KB10_P11	SPIO_MOSI	FTM0_CH1	ADCO_SE7			
40	32	22	PTB2	ADCO_SE6	PTB2	KB10_P10	SPIO_SCK	FTM0_CHO	ADCO_SE6			
41	33	23	PTB1	ADCO_SE5	PTB1	KB10	UART0_TX		ADCO_SE5			
42	34	24	PTB0	ADCO_SE4	PTB0	KB10_P8	UART0_RX	PWT 因 1	ADCO_SE4			
43	35	—	PTF3	有缺陷的	PTF3	KB11_P11	UART1_TX					
44	36	—	PTF2	有缺陷的	PTF2	KB11_P10	UART1_RX					
45	37	25	PTA7	ADCO_SE3	PTA7	KB10_P7	FTM2_FLT2	ACMP1_IN1	ADCO_SE3			
46	38	26	PTA6	ADCO_SE2	PTA6	KB10	FTM2_FLT1	ACMP1_IN0	ADCO_SE2			
47	39	—	PTE4	有缺陷的	PTE4	KB11						
48	40	27	虚存系统	虚存系统							虚存系统	
49	41	28	VDD	VDD							VDD	

80 LQFP	64 LQFP /QFP	44 LQFP	Pin 名称	违约	ALTO	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7
50	—	—	PTG7	有缺陷的	PTG7	KBI1	FTM2_CH5	SPI1_PCS				
51	—	—	PTG6	有缺陷的	PTG6	KBI1_P22	FTM2_CH4	SPI1_MISO				
52	—	—	PTG5	有缺陷的	PTG5	KBI1_P21	FTM2_CH3	SPI1_MOSI				
53	—	—	PTG4	有缺陷的	PTG4	KBI1_P20	FTM2_CH2	SPI1_SCK				
54	42	—	PTF1	有缺陷的	PTF1	KBI1	FTM2_CH1					
55	43	—	PTF0	有缺陷的	PTF0	KBI1_P8	FTM2_CHO					
56	44	29	PTD4	有缺陷的	PTD4	KBI0_P28						
57	45	30	PTD3	有缺陷的	PTD3	KBI0_P27	SPI1_PCS					
58	46	31	PTD2	有缺陷的	PTD2	KBI0_P26	SPI1_MISO					
59	47	32	PTA3	有缺陷的	PTA3	KBI0	UART0_TX	I2CO_SCL				
60	48	33	PTA2	有缺陷的	PTA2	KBI0	UART0_RX	I2CO_SDA				
61	49	34	PTA1	ADCO_SE1	PTA1	KBI0	FTM0_CH1	I2CO_4WSDAOUT	ACMPO_IN1	ADCO_SE1		
62	50	35	PTA0	ADCO_SE0	PTA0	KBI0_P0	FTM0_CHO	I2CO_4WSCLOUT	ACMPO_IN0	ADCO_SE0		
63	51	36	PTC7	有缺陷的	PTC7	KBI0	UART1_TX					
64	52	37	PTC6	有缺陷的	PTC6	KBI0_P22	UART1_RX					
65	—	—	PTI3	有缺陷的	PTI3	伊拉克						
66	—	—	PTI2	有缺陷的	PTI2	伊拉克						
67	53	—	PTE3	有缺陷的	PTE3	KBI1	SPI0_PCS					
68	54	38	PTE2	有缺陷的	PTE2	KBI1	SPI0_MISO	PWT_IN0				
69	—	—	虚存系统	虚存系统							虚存系统	
70	—	—	VDD	VDD							VDD	
71	55	—	PTG3	有缺陷的	PTG3	KBI1_P19						
72	56	—	PTG2	有缺陷的	PTG2	KBI1_P18						
73	57	—	PTG1	有缺陷的	PTG1	KBI1_P17						
74	58	—	PTG0	有缺陷的	PTG0	KBI1_P16						
75	59	39	PTE1	有缺陷的	PTE1	KBI1	SPI0_MOSI		I2C1_SCL			
76	60	40	PTE0	有缺陷的	PTE0	KBI1_P0	SPI0_SCK	TCLK1	I2C1_SDA			
77	61	41	PTC5	有缺陷的	PTC5	KBI0_P21		FTM1_CH1		RTC_CLKOUT		
78	62	42	PTC4	CLK 社会福利署	PTC4	KBI0_P20	RTC_CLKOUT	FTM1_CHO	ACMPO_IN2	CLK 社会福利署		
79	63	43	PTA5	重置_b	PTA5	KBI0_P5	伊拉克	TCLK0	重置_b			
80	64	44	PTA4	DIO 社会福利署	PTA4	KBI0		ACMPO_OUT	DIO 社会福利署			

8.2 设备引脚分配

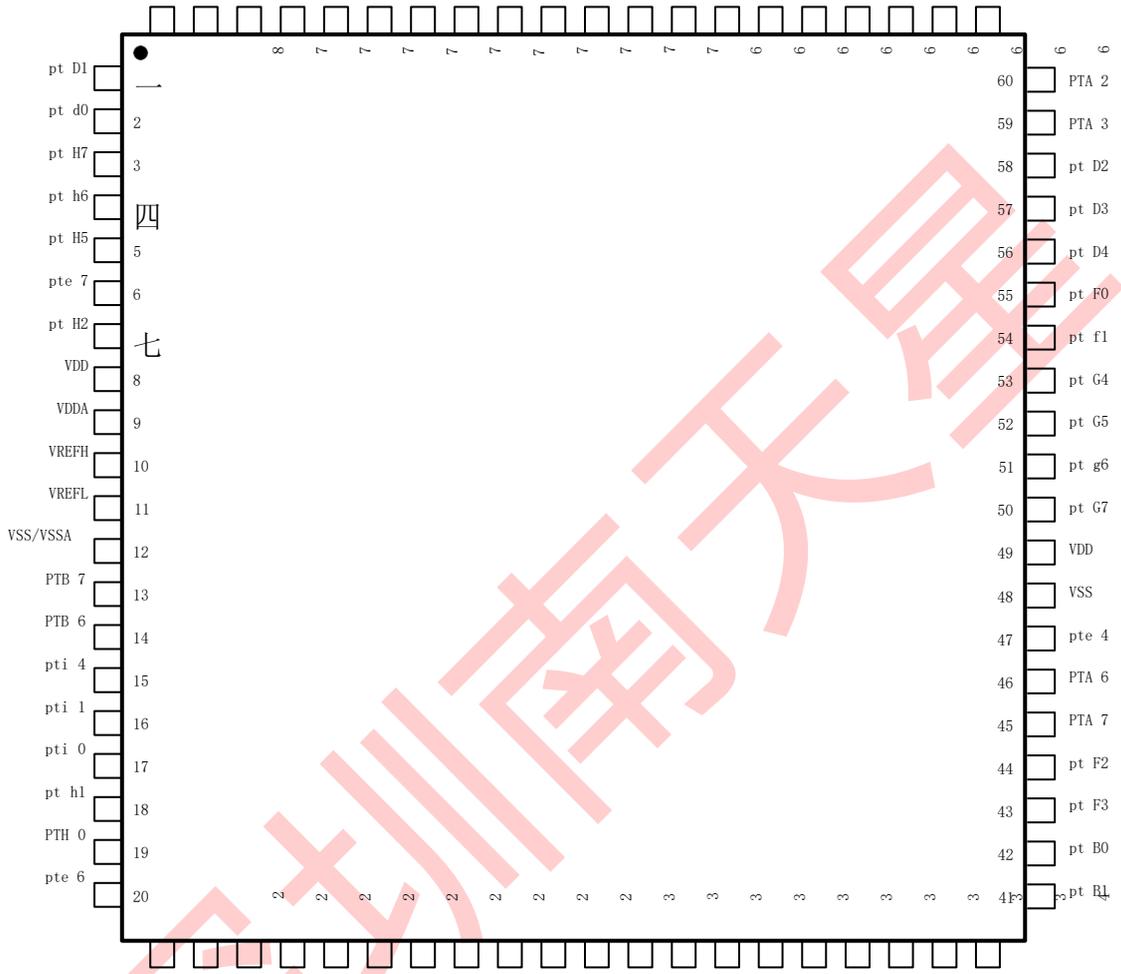


图 21。80 引脚 LQFP 封装

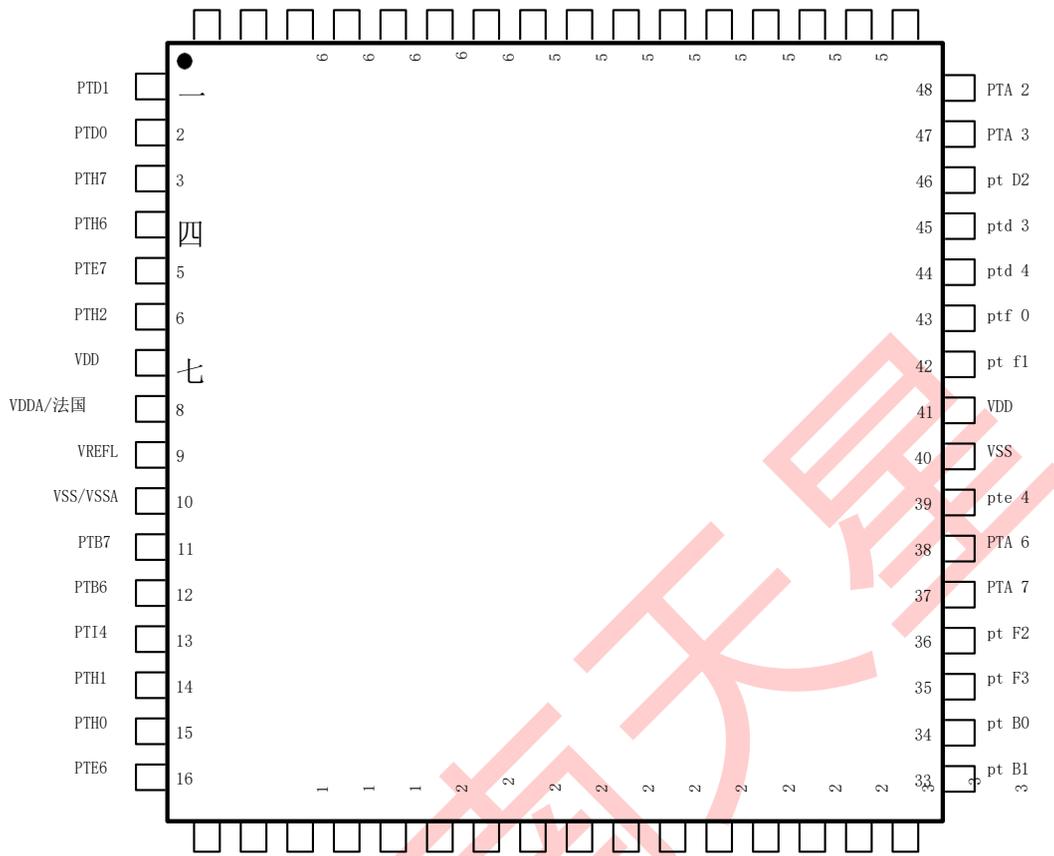


图 22。64 引脚 QFP/LQFP 封装

表 19。修订历史(续)

版本号	日期	实质性变化
6	04/2020	<ul style="list-style-type: none">更新了中工作电压的脚注 DC characteristics更新了中的时序假设 SPI switching specifications

深圳市南天星

如何联系我们:

主页:

nxp.com

网络支持:

nxp.com/support

本文档中的信息仅用于帮助系统和软件实施者使用恩智浦产品。根据本文信息设计或制造任何集成电路时，不授予任何明示或暗示的版权许可。恩智浦保留对任何产品进行更改的权利，恕不另行通知。

恩智浦不保证、陈述或担保其产品适用于任何特定用途，也不承担因应用或使用任何产品或电路而产生的任何责任，明确否认任何及所有责任，包括但不限于间接或附带损害。恩智浦数据手册和/或规格中可能提供的“典型”参数可能会因不同应用而异，实际性能可能会随时间变化。所有操作参数，包括“典型值”，必须由客户的技术专家针对每个客户应用进行验证。恩智浦不转让其专利权或其他权利下的任何许可。恩智浦根据标准销售条款和条件销售产品，这些条款和条件可在以下地址找到：nxp.com/SalesTermsandConditions。

尽管恩智浦实施了高级安全功能，但所有产品都可能存在未知漏洞。客户负责其应用和产品的设计和制造，以减少这些漏洞对客户应用和产品的影响，恩智浦对发现的任何漏洞不承担任何责任。客户应实施适当的设计和制造安全措施，以最大限度地降低与其应用和产品相关的风险。

恩智浦、恩智浦标志、恩智浦智慧世界安全连

接、COOLFLUX、EMBRACE、GREENCHIP、HITAG、ICODE、JCOP、LIFE VIBES、MIFARE、MIFARE

CLASSIC、MIFARE DESFire、MIFARE PLUS、MIFARE FLEX、MANTIS、MIFARE

ULTRALIGHT、MIFARE4MOBILE、MIGLO、NTAG、ROADLINK、SMARTLX、SMARTMX、STARPLUG、TOPFET

、

TRENCHMOS、UCODE、Freescale、Freescale 徽标、AltiVec、CodeWarrior、ColdFire、ColdFire+、

节能解决方案徽标、Kinetis、Layerscape、MagniV、mobileGT、PEG、PowerQUICC、Processor

Expert、QorIQ、QorIQ Qonverge、SafeAssure、SafeAssure 徽

标、StarCore、Symphony、VortiQa、Vybrid、Airfast、BeeKit、BeeStack、CoreNet、Flexis、MXC

、Platform in a Package、QUICC 引擎、Tower、TurboLink、EdgeScale、EdgeLock

B.V. 所有其他产品或服务名称均为其各自所有者的财

产。AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big, LITTLE, Cordio, CoreLink, CoreS

ight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed

Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK k

2, ULINK-ME, ULINK-PLUS, ULINKpro, μ Vision, Versatile 是 Arm Limited(或其子公司)在美国

和/或其他地方的商标或注册商标。相关技术可能受到任何或所有专利、版权、设计和商业秘密的保

护。版权所有 Oracle 和 Java 是 Oracle 和/或其附属公司的注册商标。Power Architecture 和

Power.org 文字标志以及 Power 和 Power.org 标志和相关标志是 Power.org 许可的商标和服务标志。

2013-2020 年恩智浦公司

文件编号 MKE04P80M48SF0
版本 6, 2020 年 4 月

