

Kinetis KL16 子家族

基于 48 MHz Cortex-M0+的微控制器

MKL16ZxxxVFM4

MKL16ZxxxVFT4

MKL16ZxxxVLH4

设计时考虑到效率。与所有其他兼容

Kinetis L 家族以及 Kinetis K1x 家族。通用 MCU 具有市场领先的超低功耗，为开发人员提供适当的入门级 32 位解决方案。本产品提供：

- 在非常低功耗运行模式下，功耗降至 40µA/MHz
- 静态功耗降至 2µA，完全状态保留和 4.5µs 唤醒
- 超高效的 Cortex-M0+处理器，运行高达 48 MHz，具有行业领先的吞吐量
- 内存选项高达 128 KB 闪存和 16 KB RAM
- 节能架构采用 90nm TFS 技术、时钟和功率门控技术以及零等待状态闪存控制器，针对低功耗进行了优化

绩效

- 48 MHz ARM®皮层®-M0+核心

记忆和内存接口

- 高达 128 KB 的程序闪存
- 高达 16 KB 的 SRAM

系统外设

- 九种低功耗模式，根据应用程序要求提供功率优化
- COP 软件监督机构
- 4 通道 DMA 控制器，支持多达 63 个请求源
- 低泄漏唤醒单元
- SWD 调试接口和微跟踪缓冲区
- 钻头操纵引擎

时钟

- 32kHz 至 40kHz 或 3 MHz 至 32 MHz 晶体振荡器
- 多用途时钟源

操作特性

- 电压范围：1.71 至 3.6 V
- 闪存写入电压范围：1.71 至 3.6 V
- 温度范围（环境）：-40 至 105°C 人机界面
- 低功耗硬件触摸传感器接口（TSI）
- 多达 54 个通用输入/输出（GPIO）

通信接口

- 两个 16 位 SPI 模块
- I2S（SAI）模块
- 一个低功耗 UART 模块
- 两个 UART 模块
- 两个 I2C 模块

模拟模块

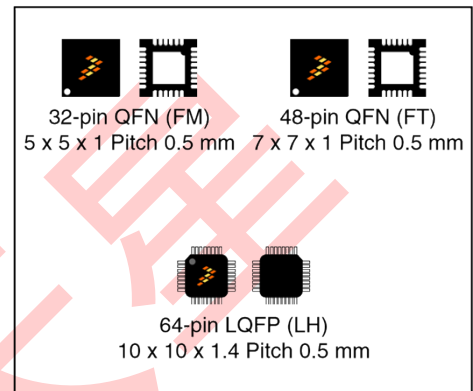
- 16 位 SAR ADC
- 12 位 DAC
- 包含 6 位 DAC 和可编程参考输入的模拟比较器（CMP）

计时器

- 六通道计时器/PWM（TPM）
- 两个 2 通道计时器/PWM 模块
- 定期中断计时器
- 16 位低功耗计时器（LPTMR）
- 实时时钟

安全和完整性模块

- 每个芯片 80 位唯一识别号



Freescale 保留更改可能需要的详细规格的权利，以允许改进其产品的设计。© 2013–2014
Freescale Semiconductor, Inc.保留所有权利。

订购信息 ¹



部件号	记忆		I/O 的最大数量
	闪存 (KB)	SRAM (KB)	

MKL16Z32VFM4	32	4	28
MKL16Z64VFM4	64	8	28
MKL16Z128VFM4	128	16	28
MKL16Z32VFT4	32	4	40
MKL16Z64VFT4	64	8	40
MKL16Z128VFT4	128	16	40
MKL16Z32VLH4	32	4	54
MKL16Z64VLH4	64	8	54
MKL16Z128VLH4	128	16	54

1. 要确认可订购部件号的当前可用性，请访问 [Http://www.freescale.com](http://www.freescale.com) 并执行部件号搜索。

相关资源

类型	描述	资源
选择器指南	Freescle Solution Advisor 是一个基于网络的工具，具有交互式应用程序向导和动态产品选择器。	解决方案顾问
参考手册	参考手册包含对设备结构和功能（操作）的全面描述。	KL16P64M48SF5RM ¹
数据表	该数据表包括电气特性和信号连接。	KL16P64M48SF5 ¹
芯片勘误	芯片掩码集 Errata 为特定设备掩码集提供了额外的或纠正信息。	KINETIS_L_英语字母中的第二十四字母N15J ²
包装图纸	包装尺寸在包装图纸中提供。	QFN 32 针：98ASA00473D ¹ QFN 48 针：98ASA00466D ¹ LQFP 64 针：98ASS23234W ¹

1. 要查找相关资源，请转到 [Http://www.freescale.com](http://www.freescale.com) 并使用此术语进行搜索。

2. 要查找相关资源，请转到 [Http://www.freescale.com](http://www.freescale.com) 并使用这个术语与“英语字母中的第二十四字母”被您正在使用的设备的修订所取代。

目录

1 评分	4		
1.1 热处理等级	4		
1.2 水分处理评级	4		
1.3 ESD 处理评级	4		
1.4 电压和电流运行额定值	4		
2 一般	5		
2.1 交流电特性	5		
2.2 非开关电气规格	5		
2.2.1 电压和电流操作要求	6		
2.2.2 LVD 和 POR 操作要求	6		
2.2.3 电压和电流操作行为	7		
2.2.4 电源模式过渡操作行为	8		
2.2.5 功耗操作行为	9		
2.2.6 EMC 辐射排放操作行为	14		
2.2.7 在设计时考虑到辐射排放	15		
2.2.8 电容属性	15		
2.3 开关规格	15		
2.3.1 设备时钟规格	15		
2.3.2 一般切换规格	16		
2.4 热规格	16		
2.4.1 热操作要求	16		
2.4.2 热属性	17		
3 外围操作要求和行为	17		
3.1 核心模块	17		
3.1.1 SWD 电气	17		
3.2 系统模块	19		
3.3 时钟模块	19		
3.3.1 MCG 规格	19		
3.3.2 振荡器电气规格	21		
3.4 记忆和内存接口	23		
3.4.1 闪光电气规格	23		
3.5 安全和完整性模块	24		
3.6 模拟	24		
3.6.1 ADC 电气规格	24		
3.6.2 CMP 和 6 位 DAC 电气规格	29		
3.6.3 12 位 DAC 电气特性	31		
3.7 计时器	34		
3.8 通信接口	34		
3.8.1 SPI 切换规格	34		
3.8.2 集成电路接口 (I2C) 计时	39		
3.8.3 UART	40		
3.8.4 I2S/SAI 切换规格	40		
3.9 人机界面 (HMI)	44		
3.9.1 TSI 电气规格	44		
4 尺寸	45		
		4.1 获取包装尺寸	45
		5 Pinout	45
		5.1 KL16 信号多路复用和引脚分配	45
		5.2 KL16 pinouts	48
		6 订购零件	51
		6.1 确定有效的可订购部件	51
		7 部分识别	51
		7.1 描述	52
		7.2 格式	52
		7.3 字段	52
		7.4 示例	52
		8 术语和指南	53
		8.1 定义：操作要求	53
		8.2 定义：操作行为	53
		8.3 定义：属性	53
		8.4 定义：评级	54
		8.5 超过评级的结果	54

8.6 评级和运营之间的关系	
要求.....	54
8.7 评级和运营要求指南.....	55
8.8 定义：典型值.....	55
8.9 典型价值条件.....	56
9 修订历史.....	57

深圳南天星

1 评级

1.1 热处理评级

表 1。热处理评级

标志	描述	Min.	Max.	单位	笔记
字母 TSTG	存储温度	-55	150	°C	1
字母 TSDR	焊接温度，无铅	—	260	°C	2

1. 根据 JEDEC 标准 JESD22-A103 确定，高温储存寿命。
2. 根据 IPC/JEDEC 标准 J-STD-020 确定，非密封固态表面贴装设备的水分/反射灵敏度分类。

1.2 水分处理评级

表 2。水分处理评级

标志	描述	Min.	Max.	单位	笔记
MSL	水分敏感水平	—	3	—	1

1. 根据 IPC/JEDEC 标准 J-STD-020 确定，非密封固态表面贴装设备的水分/反射灵敏度分类。

1.3 ESD 处理评级

表 3。ESD 处理评级

标志	描述	Min.	Max.	单位	笔记
VHBM	静电放电电压，人体模型	-2000	+2000	V	1
VCDM	静电放电电压，带电设备模型	-500	+500	V	2
我 LAT	105°C 环境温度下的门锁电流	-100	+100	妈	3

1. 根据 JEDEC 标准 JESD22-A114 确定，静电放电 (ESD) 灵敏度测试人体模型 (HBM)。
2. 根据 JEDEC 标准 JESD22-C101 确定，微电子元件静电放电抗阈值的现场诱导充电设备模型测试方法。
3. 根据 JEDEC 标准 JESD78 确定，IC 门锁测试。

1.4 电压和电流运行额定值

表 4。电压和电流运行额定值

标志	描述	Min.	Max.	单位
V 女儿	数字电源电压	-0.3	3.8	V

我女儿	数字供应电流	—	120	妈
$V_{\text{木星的第一卫星}}$	IO 引脚输入电压	-0.3	$V_{\text{女儿}} + 0.3$	V
我 D	瞬时最大电流单引脚限制 (适用于所有端口引脚)	-25	25	妈
VDDA	模拟电源电压	$V_{\text{女儿}} - 0.3$	$V_{\text{女儿}} + 0.3$	V

2 将军

2.1 交流电气特性

除非另有说明，否则传播延迟从 50%到 50%点测量，上升和下降时间在 20%和 80%点测量，如下图所示。

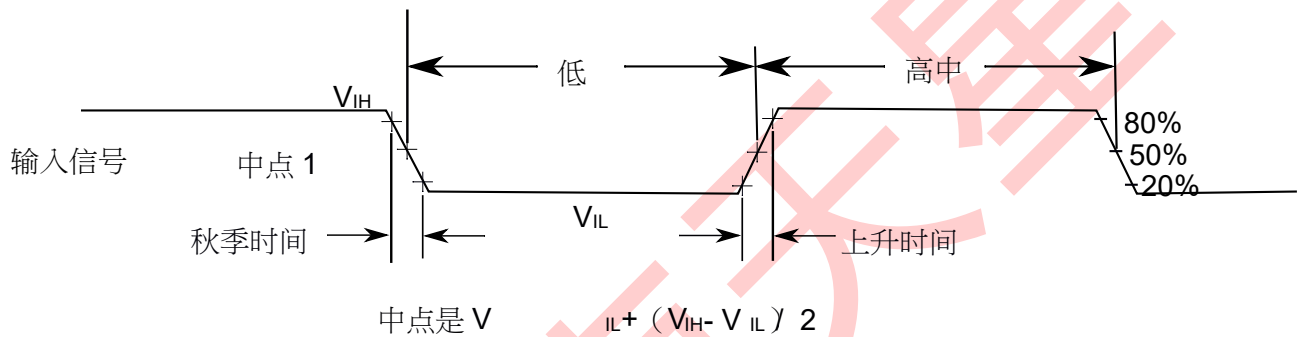


图 1 输入信号测量参考

除非另有说明，否则所有数字 I/O 切换特性都假设输出引脚具有以下特征。

- 字母 C 字母 I=30 pF 负载
- 降低率被禁用
- 正常驱动强度

2.2 非开关电气规格

2.2.1 电压和电流操作要求

表 5。电压和电流操作要求

标志	描述	Min.	Max.	单位	笔记
$V_{\text{女儿}}$	电源电压	1.71	3.6	V	
VDDA	模拟电源电压	1.71	3.6	V	
$V_{\text{女儿}} - V_{\text{DPA}}$	$V_{\text{女儿}}$ -to- V_{DPA} 差压	-0.1	0.1	V	
$V_{\text{纳粹党卫军}} - V_{\text{SSA}}$	$V_{\text{纳粹党卫军}}$ -to- V_{SSA} 差压	-0.1	0.1	V	

V _{IH}	输入高压 <ul style="list-style-type: none"> • 2.7 V ≤ V_{女儿} ≤ 3.6 V • 1.7 V ≤ V_{女儿} ≤ 2.7 V 	0.7 × V _{女儿} — 0.75 × V _{女儿}	— —	V V	
V _{IL}	输入低电压 <ul style="list-style-type: none"> • 2.7 V ≤ V_{女儿} ≤ 3.6 V • 1.7 V ≤ V_{女儿} ≤ 2.7 V 	— —	0.35 × V _{女儿} 0.3 × V _{女儿}	V V	
V _{HYS}	输入滞后	0.06 × V _{女儿}	—	V	
I _{ICIO}	IO 引脚负直流注入电流——单引脚 <ul style="list-style-type: none"> • V_钳 < V_{纳粹党卫军} - 0.3V 	-3	—	妈	1
I _{Ccont}	连续引脚直流注入电流——区域极限，包括 16 个连续引脚的负注入电流的总和 <ul style="list-style-type: none"> • 负电流注入 	-25	—	妈	
V _{ODPU}	开放式排水上拉电压水平	V _{女儿}	V _{女儿}	V	2
V _{公羊}	V _{女儿} 保留 RAM 所需的电压	1.2	—	V	

- 所有 I/O 引脚都内部夹在 V_{上纳粹党卫军} 通过 ESD 保护二极管。没有与 V 的二极管连接_{女儿}。如果 V_钳 大于 V_{IO_MIN} (= V_{纳粹党卫军} 观察到 -0.3 V)，则无需在垫片上提供限流电阻。如果不能观察到这个限制，那么就需要一个电流限制电阻。负直流注入电流限制电阻计算为 $R = (V_{IO_MIN} - V_{钳}) / |I_{ICIO}|$ 。
- 开放式排水输出必须拉到 V_{女儿}。

2.2.2 LVD 和 POR 操作要求

表 6。V_{女儿} 供应 LVD 和 POR 操作要求

标志	描述	Min.	类型。	Max。	单位	笔记
VPOR	坠落 V _{女儿} POR 检测电压	0.8	1.1	1.5	V	—
VLVDH	下降的低压检测阈值——高范围 (LVDV = 01)	2.48	2.56	2.64	V	—
	低压警告阈值-高范围					1

表在下一页继续...

表 6。V_{女儿} 供应 LVD 和 POR 操作要求 (续)

标志	描述	Min.	类型。	Max。	单位	笔记
----	----	------	-----	------	----	----

VLVW1HVL	• 1级下降 (LVWV = 00)	2.62	2.70	2.78	V	
VW2H	• 2级下降 (LVWV = 01)	2.72	2.80	2.88	V	
VLVW3H	• 3级下降 (LVWV = 10)	2.82	2.90	2.98	V	
VLVW4H	• 4级下降 (LVWV = 11)	2.92	3.00	3.08	V	
VHYSH	低压抑制重置/恢复滞后——高范围	—	±60	—	毫伏	—
VLVDL	下降的低压检测阈值——低范围 (LVDV=00)	1.54	1.60	1.66	V	—
VLVW1LVL	低压警告阈值-低范围					1
	• 1级下降 (LVWV = 00)	1.74	1.80	1.86	V	
VW2LVLVW	• 2级下降 (LVWV = 01)	1.84	1.90	1.96	V	
3L	• 3级下降 (LVWV = 10)	1.94	2.00	2.06	V	
VLVW4L	• 4级下降 (LVWV = 11)	2.04	2.10	2.16	V	
VHYSL	低压抑制重置/恢复滞后——低范围	—	±40	—	毫伏	—
VBG	带隙电压参考	0.97	1.00	1.03	V	—
字母 TLPO	内部低功耗振荡器周期——工厂修剪	900	1000	1100	Ms	—

1. 上升的阈值正在下降阈值+滞后电压

2.2.3 电压和电流操作行为

表 7。电压和电流操作行为

标志	描述	Min.	Max.	单位	笔记
V _啊	输出高压—普通驱动垫 (除外 RESET_b) • 2.7 V ≤ V _{女儿} ≤ 3.6 V, I _啊 = -5 mA • 1.71 V ≤ V _{女儿} ≤ 2.7 V, I _啊 = -2.5 mA	V _{女儿} - 0.5 V _{女儿} - 0.5	— —	V V	1, 2
V _啊	输出高压—高驱动垫 (除外 RESET_b) • 2.7 V ≤ V _{女儿} ≤ 3.6 V, I _啊 = -20 mA • 1.71 V ≤ V _{女儿} ≤ 2.7 V, I _啊 = -10 mA	V _{女儿} - 0.5 V _{女儿} - 0.5	— —	V V	1, 2
我 OHT	所有端口的输出高电流总计	—	100	妈	
VOL	输出低电压—正常驱动垫 • 2.7 V ≤ V _{女儿} ≤ 3.6 V, I _{OL} = 5 毫安 • 1.71 V ≤ V _{女儿} ≤ 2.7 V, I _{OL} = 2.5 mA	— —	0.5 0.5	V V	1

表在下一页继续...

表 7。电压和电流操作行为 (续)

标志	描述	Min.	Max.	单位	笔记
----	----	------	------	----	----

VoL	输出低电压—高驱动垫 <ul style="list-style-type: none"> • $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 20$ 毫安 • $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 10$ 毫安 	—	0.5	V	1
我 OLT	所有端口的输出低电流总计	—	100	妈	
我 錒	全温范围的输入泄漏电流 (每针)	—	1	μA	3
我 錒	25°C 时的输入泄漏电流 (每针)	—	0.025	μA	3
我 錒	整个温度范围内的输入泄漏电流 (总所有引脚)	—	65	μA	3
我 蠡司	Hi-Z (非状态) 泄漏电流 (每针)	—	1	μA	
字母 Rpu	内部上拉电阻	20	50	k Ω	4

1. PTB0、PTB1、PTD6 和 PTD7 I/O 具有由相关 PTx_PCRn[DSE]控制位选择的高驱动和正常驱动能力。所有其他 GPIO 仅为正常驱动器。
2. 当配置为 RESET 信号或 GPIO 时，重置引脚仅包含主动下拉设备。当配置为 GPIO 输出时，它充当伪开放式排水输出。
3. 在 V 测量_{女儿} = 3.6 V
4. 在 V 测量_{女儿} 电源电压 = V_{女儿} min 和 Vinput = V_{纳粹党卫军}

2.2.4 电源模式转换操作行为

除 t 外的所有规格 POR 和 VLLSx→下表中的运行恢复时间假设此时钟配置：

- CPU 和系统时钟=48 MHz
- 总线和闪存时钟= 24 MHz
- FEI 时钟模式

POR 和 VLLSx→RUN 恢复使用 FEI 时钟模式，默认 CPU 和系统频率为 21 MHz，总线和闪存时钟频率为 10.5 MHz。

表 8。电源模式转换操作行为

标志	描述	Min.	类型。	Max。	单位	笔记
字母 TPOR	POR 事件发生后，从 V 点开始的时间 _{女儿} 在芯片的工作温度范围内执行第一条指令时达到 1.8V。	—	—	300	Ms	1
	• VLLS0→跑步	—	106	120	Ms	

表在下一页继续...

表 8。电源模式过渡操作行为 (续)

标志	描述	Min.	类型。	Max。	单位	笔记
	• VLLS1→跑步	—	105	117	Ms	
	• VLLS3→跑步	—	47	54	Ms	
	• LLS→跑步	—	4.5	5.0	Ms	
	• VLPS→跑步	—	4.5	5.0	Ms	
	• 停止→跑步	—	4.5	5.0	Ms	

1.正常启动 (FTFA_FOFT[LPBOOT]=11)。

2.2.5 功耗操作行为

下表中列出的最大值代表等同于平均值加上标准差三倍 (平均值+3 西格玛) 的特征结果。

表 9。功耗操作行为

标志	描述	温度。	类型。	Max	单位	笔记
我 DDA	模拟电源电流	—	—	见注释	妈	1
我 DD_RUNCO_CM	计算操作中的运行模式电流-48 MHz 核心/24 MHz 闪存/总线禁用, LPTMR 运行 使用 4 MHz 内部参考时钟, CoreMark®基准代码 从闪存执行, 3.0 V	—	6.1	—	妈	2
我 DD_RUNCO	计算操作中的运行模式电流-48 MHz 核心/24 MHz 闪存/总线时钟禁用, 同时 (1) 循环代码从闪存执行, 电压为 3.0 V	—	3.8	4.4	妈	3
我 DD_RUN	运行模式电流-48 MHz 核心/24 MHz 总线和闪存, 所有外围时钟都已禁用, 代码从闪存执行, 电压为 3.0 V	—	4.6	5.2	妈	3
我 DD_RUN	运行模式电流-48 MHz 核心/24 MHz 总线和闪存, 启用所有外围时钟, 代码从闪存执行, 电压为 3.0 V	在 25°C	6.0	6.2	妈	3, 4
		在 70°C	6.2	6.4	妈	
		在 125°C	6.2	6.5	妈	

表在下一页继续...

表 9。功耗操作行为 (续)

标志	描述	温度。	类型。	Max	单位	笔记
----	----	-----	-----	-----	----	----

我 DD_WAIT	等待模式电流-核心禁用/48 MHz 系统 /24 MHz 总线/闪存禁用 (启用闪存), 所有外围时钟禁用, 3.0 V	—	2.7	3.2	妈	3
我 DD_WAIT	等待模式电流-核心禁用/24 MHz 系统 /24 MHz 总线/闪存禁用 (启用闪存), 所有外围时钟禁用, 3.0 V	—	2.1	2.6	妈	3
我 DD_PSTOP2	带有部分停止 2 时钟选项的停止模式 电流-核心和系统禁用/10.5 MHz 总 线, 3.0 V	—	1.5	2.0	妈	3
我 DD_VLPRCO_CM	计算操作中的超低功耗运行模式电流-4 MHz 核心/0.8 MHz 闪存/总线时钟禁 用, LPTMR 运行 4 MHz 内部参考时 钟, CoreMark 基准代码从闪存执行, 电压为 3.0 V	—	732	—	μA	5
我 DD_VLPRCO	计算操作中的极低功耗运行模式电流-4 MHz 核心/0.8 MHz 闪存/总线时钟禁 用, 代码从闪存执行, 电压为 3.0 V	—	161	329	μA	6
我 DD_VLPR	非常低功耗运行模式电流-4 MHz 核心 /0.8 MHz 总线和闪存, 所有外围时钟 都已禁用, 代码从闪存执行, 电压为 3.0 V	—	185	352	μA	6
我 DD_VLPR	非常低功率运行模式电流-4 MHz 核心 /0.8 MHz 总线和闪存, 启用所有外围 时钟, 从闪存执行代码, 电压为 3.0 V	—	255	421	μA	4, 6
我 DD_VLPW	非常低功耗等待模式当前核心禁用/4 MHz 系统/0.8 MHz 总线/闪存禁用 (启 用闪光点), 所有外围时钟已禁用, 电 压为 3.0 V	—	110	281	μA	6
我 DD_STOP	3.0 V 的停止模式电流	在 25°C	305	326	μA	—
		在 50°C	317	344	μA	
		在 70°C	337	380	μA	
		在 85 °C	364	428	μA	
		在 105 °C	429	553	μA	
我 DD_VLPS	3.0 V 的超低功耗停止模式电流	在 25°C	2.69	4.14	μA	—
		在 50°C	5.54	9.80	μA	
		在 70°C	11.80	21.94	μA	
		在 85 °C	21.13	39.13	μA	
		在 105 °C	45.85	85.45	μA	
我 DD_LLS	3.0 时的低泄漏停止模式电流 V	在 25°C	1.98	2.65	μA	—
		在 50°C	3.13	4.35	μA	

表在下一页继续...

表 9。功耗操作行为 (续)

标志	描述	温度。	类型。	Max	单位	笔记
		在 70°C	5.65	8.34	μA	
		在 85 °C	9.58	14.29	μA	
		在 105 °C	20.52	31.74	μA	
我 DD_VLLS3	3.0 V 的极低泄漏停止模式 3 电流	在 25°C	1.46	2.06	μA	—
		在 50°C	2.29	3.22	μA	
		在 70°C	4.10	5.90	μA	
		在 85 °C	6.93	10.02	μA	
		在 105 °C	14.80	22.12	μA	
我 DD_VLLS1	3.0V 的极低泄漏停止模式 1 电流	在 25°C	0.71	1.20	μA	—
		在 50°C	1.10	1.71	μA	
		在 70°C	2.09	3.03	μA	
		在 85 °C	3.80	5.42	μA	
		在 105 °C	8.84	12.98	μA	
我 DD_VLLS0	非常低泄漏停止模式 0 电流 (SMC_STOPCTRL[PORPO] = 0) 在 3.0 V	在 25°C	0.40	0.88	μA	—
		在 50°C	0.80	1.40	μA	
		在 70°C	1.79	2.72	μA	
		在 85 °C	3.50	5.10	μA	
		在 105 °C	8.54	12.63	μA	
我 DD_VLLS0	非常低泄漏停止模式 0 电流 (SMC_STOPCTRL[PORPO] = 1) 在 3.0 V	在 25°C	0.23	0.69	μA	7
		在 50°C	0.61	1.19	μA	
		在 70°C	1.59	2.50	μA	
		在 85 °C	3.30	4.89	μA	
		在 105 °C	8.36	12.41	μA	

1. 模拟电源电流是设备上每个模拟模块的有源或禁用电流的总和。有关其供应电流, 请参阅每个模块的规格。
2. MCG 配置为 PEE 模式。CoreMark 基准使用 IAR 6.40 编译, 优化级别高, 针对平衡进行了优化。
3. 为 FEI 模式配置的 MCG。
4. 不包括外围活动的增量电流消耗。
5. MCG 配置为 BLPI 模式。CoreMark 基准使用 IAR 6.40 编译, 优化级别高, 针对平衡进行了优化。
6. MCG 配置为 BLPI 模式。
7. 没有停电。

表 10。低功耗模式外围添加剂——典型值

标志	描述	温度 (°C)						单位
		-40	25	50	70	85	105	
我 IREFSTEN4MHz	4 MHz 内部参考时钟 (IRC) 加法器。通过启用 4 MHz IRC 进入 STOP 或 VLPS 模式来测量。	56	56	56	56	56	56	μA

表在下一页继续...

表 10。低功耗模式外围加法器——典型值（续）

标志	描述	温度 (°C)						单位	
		-40	25	50	70	85	105		
我 IREFSTEN32KHz	32 kHz 内部参考时钟 (IRC) 加法器。通过启用 32 kHz IRC 进入停止模式来测量。	52	52	52	52	52	52	μA	
我 EREFSTEN4MHz	外部 4 MHz 晶体时钟加法器。通过启用晶体进入 STOP 或 VLPS 模式来测量。	206	228	237	245	251	258	μA	
我 EREFSTEN32KHz	外部 32kHz 晶体时钟加法器通过 OSC0_CR[EREFSTEN 和 EREFSTEN]位。通过后晶体进入所有模式来测量。	VLLS1	440	490	540	560	570	580	nA
		VLLS3	440	490	540	560	570	580	
		LLS	490	490	540	560	570	680	
		VLPS	510	560	560	560	610	680	
		阻止	510	560	560	560	610	680	
我 CMP	CMP 外围加法器通过使用 6 位 DAC 和单个外部输入将设备置于 VLLS1 模式并启用 CMP 进行比较来测量。包括 6 位 DAC 功耗。	22	22	22	22	22	22	μA	
我 RTC	RTC 外围加法器通过将设备置于 VLLS1 模式，外部 32kHz 晶体通过启用 RTC_CR[OSCE]位和 RTC 警报设置为 1 分钟。包括 ERCLK32K (32kHz 外部晶体) 功耗。	432	357	388	475	532	810	nA	
我 UART	UART 外围加法器通过将设备置于 STOP 或 VLPS 模式进行测量，选定的时钟源以 115200 波特率等待 RX 数据。包括选定的时钟源功耗。	MCGIRCLK (4 MHz 内部参考时钟)	66	66	66	66	66	66	μA
		OSCERCLK (4 MHz 外部晶体)	214	237	246	254	260	268	
我 TPM	通过将设备置于 STOP 或 VLPS 模式测量的 TPM 外围设备，该模式配置了选定的时钟源，以输出比较生成 100Hz 时钟信号。没有对产生时钟信号的 I/O 施加负载。包括选定的时钟源和 I/O 切换电流。	MCGIRCLK (4 MHz 内部参考时钟)	86	86	86	86	86	86	μA
		OSCERCLK (4 MHz 外部晶体)	235	256	265	274	280	287	
我 BG	当设置 BGEN 位并将设备置于 VLPx、LLS 或 VLLSx 模式时，Bandgap 加法器。	45	45	45	45	45	45	μA	
我 ADC	ADC 外围加法器结合了 V 处的测量值 _{女儿} 和 V _{DDA} 被	366	366	366	366	366	366	μA	

表 10。低功耗模式外围添加剂——典型值

标志	描述	温度 (°C)						单位
		-40	25	50	70	85	105	
	将设备置于 STOP 或 VLPS 模式。ADC 配置为低功耗模式，使用内部时钟和连续转换。							

2.2.5.1 图：典型的 IDD_RUN 操作行为

以下数据是在这些条件下测量的：

- FBE 中的 MCG 用于运行模式，BLPE 用于 VLPR 模式
- 没有切换 GPIO
- 在启用缓存的情况下从闪存执行代码
 - 对于 ALLOFF 曲线，除 FTFA 外，所有外围时钟都被禁用

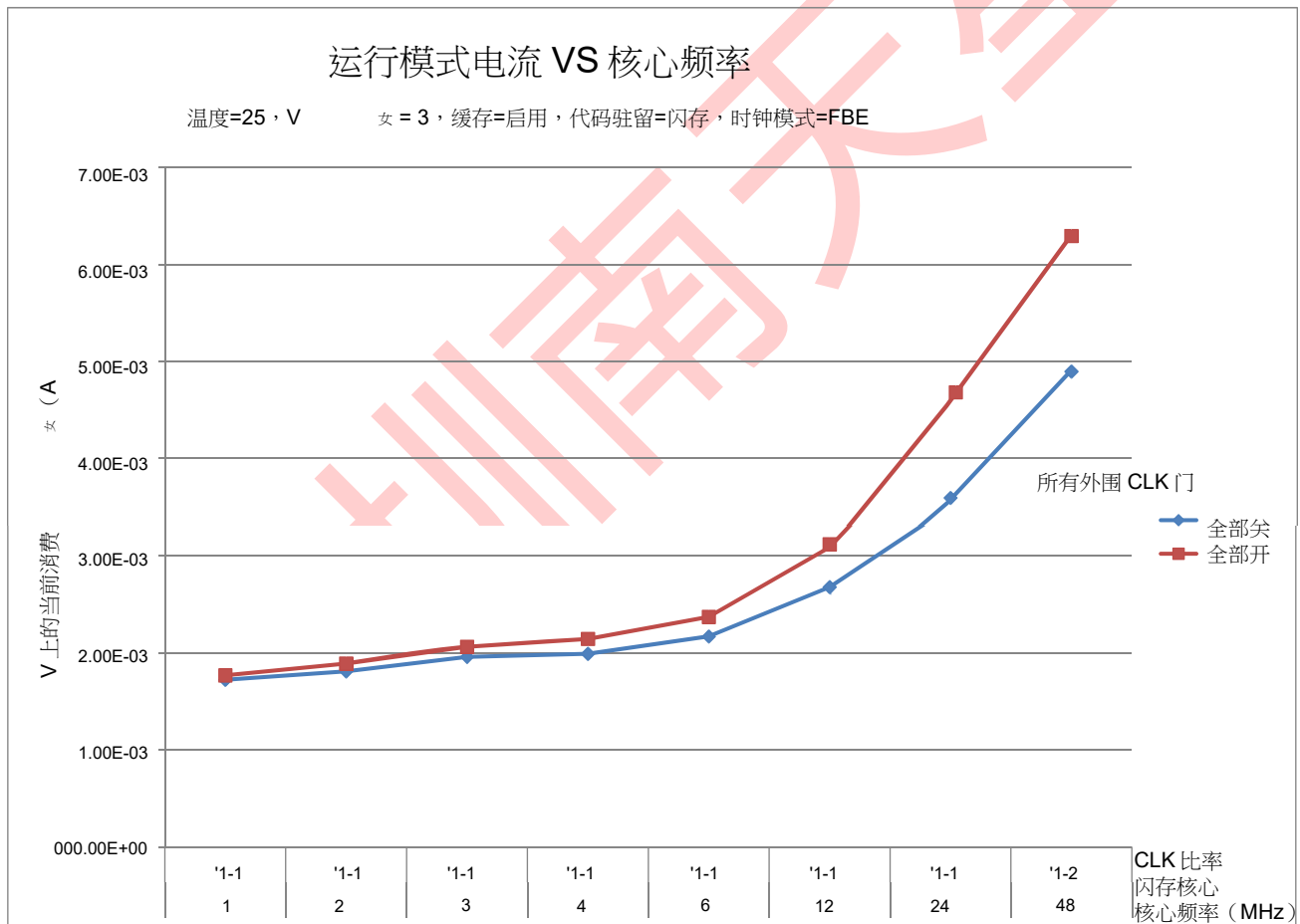


图 2 运行模式电源电流与核心频率

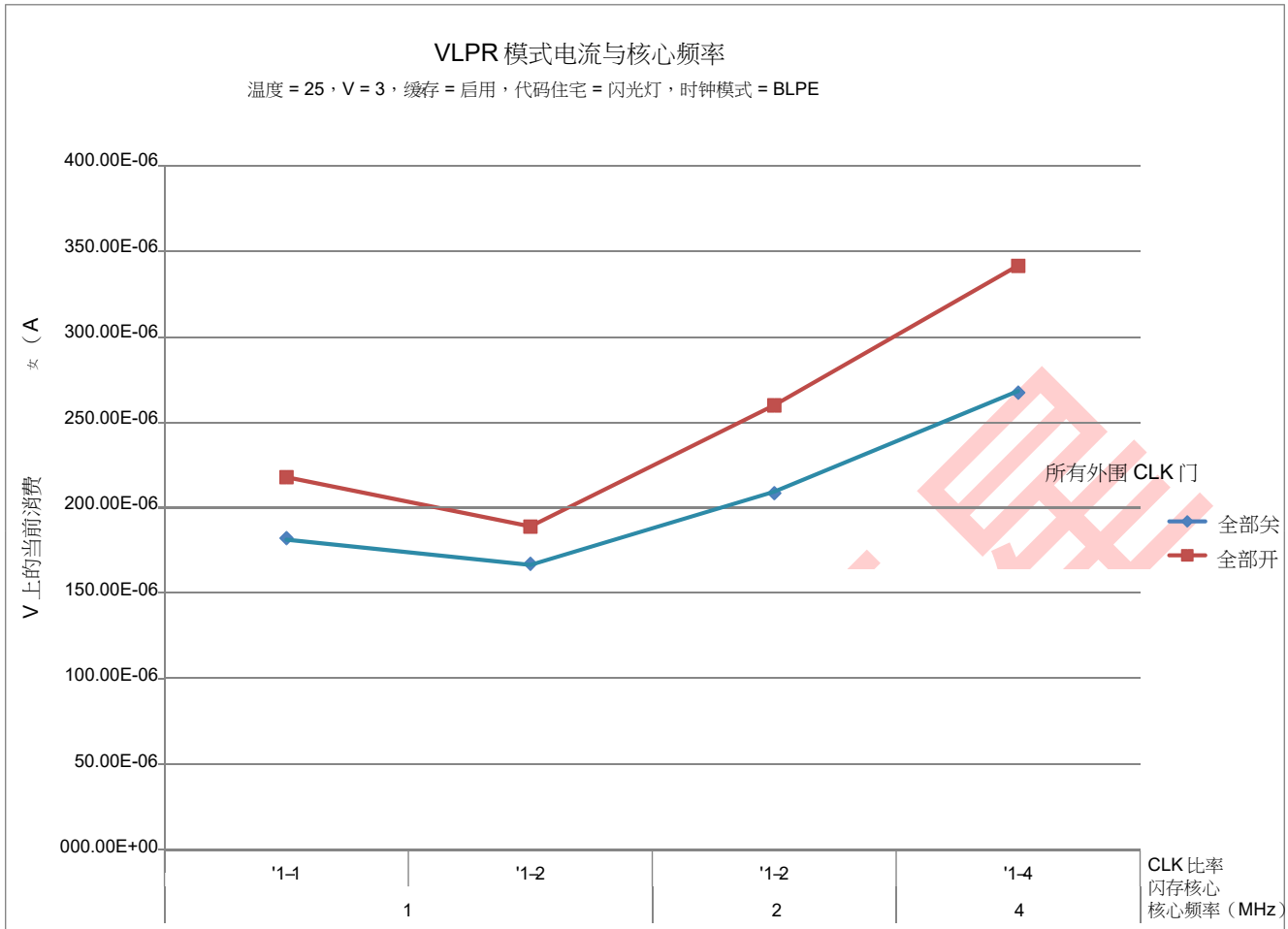


图 3 · VLPR 模式电流与核心频率

2.2.6 EMC 辐射排放操作行为

表 11 · EMC 辐射排放操作行为

标志	描述	频带 (MHz)	类型。	单位	笔记
VRE1	辐射发射电压, 波段 1	0.15-50	16	dBμV	1, 2
VRE2	辐射发射电压, 带 2	50-150	18	dBμV	
VRE3	辐射发射电压, 波段 3	150-500	11	dBμV	
VRE4	辐射发射电压, 波段 4	500-1000	13	dBμV	
VRE_IEC	IEC 级别	0.15-1000	罗马字母的第十三个字母	—	2, 3

1. 根据 IEC 标准 61967-1 确定, 集成电路-电磁发射测量, 150 kHz 至 1 GHz 第 1 部分: 一般条件和定义和 IEC 标准 61967-2, 集成电路-电磁发射测量, 150 kHz 至 1 GHz 第 2 部分: 辐射发射测量-TEM 单元和宽带 TEM 细胞方法。在微控制器运行基本应用程序代码时进行了测量。

报告的排放水平是每个频率范围内测量的方向中最大测量排放的值，四舍五入到下一个整数。

2. $V_{\text{女儿}} = 3.3 \text{ V}$ ， $T_{\text{罗马字母的第一个字母}} = 25 \text{ }^\circ\text{C}$ ， $f_{\text{osc}} = 8 \text{ MHz}$ （晶体）， $f_{\text{sys}} = 48 \text{ MHz}$ ， $f_{\text{公共汽车}} = 24 \text{ MHz}$
3. 根据 IEC 标准 61967-2 附件 D 指定，辐射排放的测量——TEM 细胞和宽带 TEM 细胞方法

2.2.7 在设计时考虑到辐射排放

要查找为设计系统提供指导的应用程序说明，以尽量减少辐射排放的干扰：

1. 前往 www.freescale.com。
2. 对“EMC 设计”进行关键字搜索。

2.2.8 电容属性

表 12。电容属性

标志	描述	Min.	Max.	单位
字母 C 辆	输入电容	—	7	pF

2.3 切换规格

2.3.1 设备时钟规格

表 13。设备时钟规格

标志	描述	Min.	Max.	单位
正常运行模式				
第六个罗马字母 SYS	系统和核心时钟	—	48	MHz
第六个罗马字母公共汽车	公交车时钟	—	24	MHz
第六个罗马字母闪光灯	闪存时钟	—	24	MHz
第六个罗马字母 LPTMR	LPTMR 时钟	—	24	MHz
VLPR 和 VLPS 模式 ¹				
第六个罗马字母 SYS	系统和核心时钟	—	4	MHz
第六个罗马字母公共汽车	公交车时钟	—	1	MHz
第六个罗马字母闪光灯	闪存时钟	—	1	MHz
第六个罗马字母 LPTMR	LPTMR 时钟 ²	—	24	MHz

第六个罗马字母 ERCLK	外部参考时钟	—	16	MHz
---------------	--------	---	----	-----

表在下一页继续...

表 13。设备时钟规格 (续)

标志	描述	Min.	Max.	单位
第六个罗马字母 LPTMR_ERCLK	LPTMR 外部参考时钟	—	16	MHz
第六个罗马字母 Osc_hi_2	振荡器晶体或谐振器频率——高频模式 (高范围) (MCG_C2[RANGE]=1x)	—	16	MHz
第六个罗马字母 TPM	TPM 异步时钟	—	8	MHz
第六个罗马字母 UART0	UART0 异步时钟	—	8	MHz

1. 这里 VLPR 和 VLPS 模式的频率限制覆盖了任何其他模块定时规范中列出的任何频率规范。这些相同的频率限制适用于 VLPS，无论 VLPS 是从 RUN 还是从 VLPR 输入的。
2. 只有当源是外部引脚时，LPTMR 才能在 VLPR 或 VLPS 中以这种速度时钟。

2.3.2 一般切换规格

这些通用规范适用于为 GPIO 和 UART 信号配置的所有信号。

表 14。一般切换规格

描述	Min.	Max.	单位	笔记
GPIO 引脚中断脉冲宽度 (数字故障滤波器禁用)——同步路径	1.5	—	公共汽车时钟周期	1
外部 RESET 和 NMI 引脚中断脉冲宽度——异步路径	100	—	Ns	2
GPIO 引脚中断脉冲宽度——异步路径	16	—	Ns	2
港口上升和下降时间	—	36	Ns	3

1. 必须满足更大的同步和异步定时。
2. 这是保证被识别的最短脉冲。
3. 75 pF 负载

2.4 热规格

2.4.1 热操作要求

表 15。热操作要求

标志	描述	Min.	Max.	单位
----	----	------	------	----

General

字母 T 第十个 英文字母 J	模结温度	-40	125	°C
字母 T 罗马字 母的第一个字母	环境温度	-40	105	°C

深圳南天星

2.4.2 热属性

表 16。热属性

董事会类型	标志	描述	64 LQFP	48 QFN	32 QFN	单位	笔记
单层 (1S)	字母 R _{θJA}	耐热性，与环境的连接 (自然对流)	71	83	98	°C/W	1
四层 (2s2p)	字母 R _{θJA}	耐热性，与环境的连接 (自然对流)	53	30	34	°C/W	
单层 (1S)	字母 R _{θJMA}	耐热性，与环境的连接 (200 英尺/分钟空气速度)	59	68	82	°C/W	
四层 (2s2p)	字母 R _{θJMA}	耐热性，与环境的连接 (200 英尺/分钟空气速度)	46	24	28	°C/W	
—	字母 R _{θJB}	耐热性，与板的连接	35	12	13	°C/W	2
—	字母 R _{θJC}	耐热性，与外壳的连接	21	2.3	2.3	°C/W	3
—	Ψ _{JT}	热表征参数，包裹顶部外部中心的连接点 (自然对流)	6	5	8	°C/W	4

1. 根据 JEDEC 标准 JESD51-2 确定，集成电路热测试方法环境条件-自然对流 (静止空气)，或 EIA/JEDEC 标准 JESD51-6，集成电路热测试方法环境条件-强制对流 (移动空气)。
2. 根据 JEDEC 标准 JESD51-8 确定，集成电路热测试方法环境条件-连接板。
3. 根据 MIL-STD 883 的方法 1012.1 确定，测试方法标准，微电路，使用用于外壳温度的冷板温度。该值包括包装顶部和冷板之间界面材料的耐热性。
4. 根据 JEDEC 标准 JESD51-2 确定，集成电路热测试方法环境条件-自然对流 (静止空气)。

3 外围操作要求和行为

3.1 核心模块

3.1.1 SWD 电气

表 17SWD 全电压范围电气

标志	描述	Min.	Max.	单位
	工作电压	1.71	3.6	V

表 17 SWD 全电压范围电气 (续)

标志	描述	Min.	Max.	单位
J1	SWD_CLK 操作频率 • 串行电线调试	0	25	MHz
J2	SWD_CLK 周期	1/J1	—	Ns
J3	SWD_CLK 时钟脉冲宽度 • 串行电线调试	20	—	Ns
J4	SWD_CLK 上升和下降时间	—	3	Ns
J9	SWD_DIO 输入数据设置时间到 SWD_CLK 上升	10	—	Ns
J10	SWD_CLK 上升后, SWD_DIO 输入数据保留时间	0	—	Ns
J11	SWD_CLK 高到 SWD_DIO 数据有效	—	32	Ns
J12	SWD_CLK 高到 SWD_DIO 高 Z	5	—	Ns

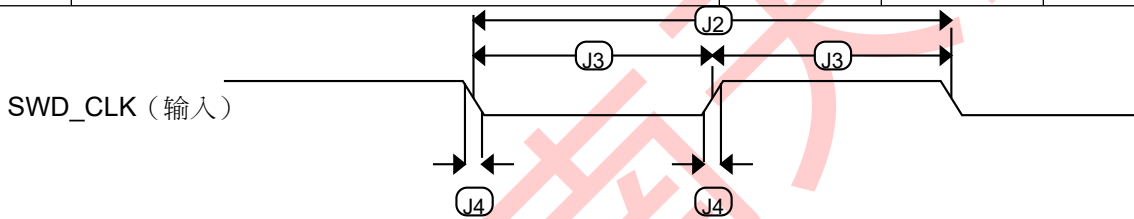
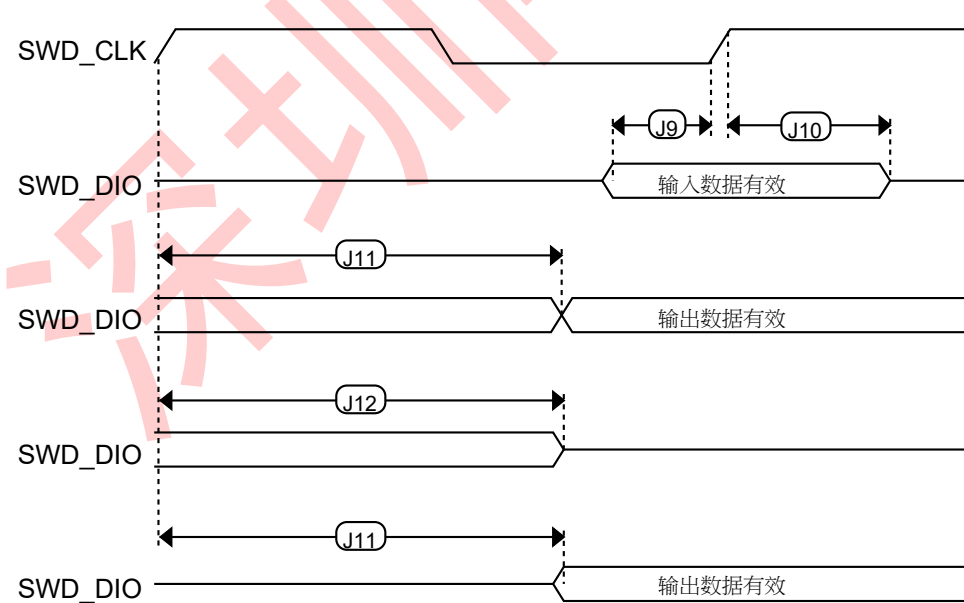


图 4 串行线时钟输入计时



3.2 系统模块

设备的系统模块不需要任何规格。

3.3 时钟模块

3.3.1 MCG 规格

表 18。MCG 规格

标志	描述	Min.	类型。	Max。	单位	笔记
第六个罗马字母 Ints_ft	内部参考频率（慢时钟）——工厂在标称 V 下修剪 _{女儿} 和 25°C	—	32.768	—	kHz	
第六个罗马字母 Ints_t	内部参考频率（慢时钟）——用户修剪	31.25	—	39.0625	kHz	
$\Delta F_{dco_res_t}$	使用 C3[SCTRIM]和 C4[SCFTRIM]在固定电压和温度下削减的平均 DCO 输出频率的分辨率	—	± 0.3	± 0.6	%FDco	1
Δf_{dco_t}	削减的平均 DCO 输出频率在电压和温度上的总偏差	—	+0.5/-0.7	± 3	%FDco	1, 2
Δf_{dco_t}	在 0-70 °C 的固定电压和温度范围内修剪的平均 DCO 输出频率的总偏差	—	± 0.4	± 1.5	%FDco	1, 2
第六个罗马字母 Intf_ft	内部参考频率（快速时钟）——工厂以标称 V 进行修剪 _{女儿} 和 25°C	—	4	—	MHz	
Δf_{intf_ft}	内部参考时钟（快速时钟）相对于温度和电压的频率偏差——工厂在标称 V 下修剪 _{女儿} 和 25°C	—	+1/-2	± 3	%Fintf_ft	2
第六个罗马字母 Intf_t	内部参考频率（快速时钟）——用户在标称 V 下修剪 _{女儿} 和 25°C	3	—	5	MHz	
第六个罗马字母 Loc_low	外部时钟最小频率的损失—范围 = 00	$(3/5) \times f_{ints_t}$	—	—	kHz	
第六个罗马字母 Loc_high	外部时钟最小频率的损失——范围=01、10 或 11	$(16/5) \times f_{ints_t}$	—	—	kHz	

FLL							
第六个罗马字母 Fll_ref	FLL 参考频率范围		31.25	—	39.0625	kHz	
第六个罗马字母 Dco	DCO 输出频率范围	低范围 (DRS = 00)	20	20.97	25	MHz	3 · 4
		$640 \times f_{Fll_ref}$ 中程 (DRS = 01) $1280 \times f_{Fll_ref}$	40	41.94	48	MHz	
第六个罗马字母 dco_t_DMx3 2	DCO 输出频率	低范围 (DRS = 00)	—	23.99	—	MHz	5 · 6

表在下一页继续...

外围操作要求和行为

表 18 · MCG 规格 (续)

标志	描述	Min.	类型 °	Max °	单位	笔记
第十个英文字母 JCyc_fll	FLL 周期抖动 • $f_{VCO} = 48$ MHz	—	180	—	后记	7
字母 TFll_acquire	FLL 目标频率采集时间	—	—	1	女士	8
PLL						
第六个罗马字母 Vco	VCO 工作频率	48.0	—	100	MHz	
我 Pll	PLL 运行电流 • 96 MHz 的 PLL ($f_{Osc_hi_1} = 8$ MHz, $f_{Pll_ref} = 2$ MHz, VDIV 乘数 = 48)	—	1060	—	µA	9
我 Pll	PLL 运行电流 • 48 MHz 的 PLL ($f_{Osc_hi_1} = 8$ MHz, $f_{Pll_ref} = 2$ MHz, VDIV 乘数 = 24)	—	600	—	µA	9
第六个罗马字母 Pll_ref	PLL 参考频率范围	2.0	—	4.0	MHz	
第十个英文字母 JCyc_pll	PLL 周期抖动 (RMS) • 第六个罗马字母 $V_{CO} = 48$ MHz • 第六个罗马字母 $V_{CO} = 100$ MHz	— —	120 50	— —	Ps ps	10

第十个英文字母 JAcc_pll	PLL 累积抖动超过 1 μ s (RMS) • 第六个罗马字母 V _{CO} = 48 MHz • 第六个罗马字母 V _{CO} = 100 MHz	— —	1350 600	— —	Ps ps	10
D 锁	锁定进入频率公差	± 1.49	—	± 2.98	%	
DUnl	锁定出口频率公差	± 4.47	—	± 5.97	%	
字母 TPll_lock	锁检测器检测时间	—	—	150×10^{-6} + 1075 (1/ fPll_ref)	罗马字母 的第十九 个	11

1. 此参数使用内部参考（慢时钟）作为 FLL（FEI 时钟模式）的引用来测量。
2. 偏差与标称 V 处的工厂修剪频率有关_{女儿}和 25°C，f_{ints_ft}。
3. 列出的这些典型值是使用工厂修剪和 DMX32 = 0 的慢速内部参考时钟（FEI）。
4. 由此产生的系统时钟频率不得超过其指定的最大值。DCO 频率偏差（ Δf_{DCO_t} ）必须考虑过电压和温度。
5. 列出的这些典型值是使用工厂装饰和 DMX32 = 1 的缓慢内部参考时钟（FEI）。
6. 由此产生的时钟频率不得超过设备指定的最大时钟频率。
7. 本规范基于周期或频率的标准偏差（RMS）。
8. 本规范适用于任何更改 FLL 参考源或参考分隔器、更改修剪值、更改 DMX32 位、更改 DRS 位或从 FLL 禁用（BLPE、BLPI）更改为启用 FLL（FEI、FEE、FBE、FBI）的任何时候。如果使用晶体/谐振器作为参考，本规范假设它已经在运行。
9. 排除 PLL 运行期间也消耗电力的任何振荡器电流。
10. 该规范是使用 Freescale 开发的 PCB 获得的。PLL 抖动取决于每个 PCB 的噪声特性，结果会有所不同。
11. 本规范适用于任何更改 PLL VCO 分隔器或参考分隔器，或从 PLL 禁用（BLPE、BLPI）更改为启用 PLL（PBE、PEE）的任何时候。如果使用晶体/谐振器作为参考，本规范假设它已经在运行。

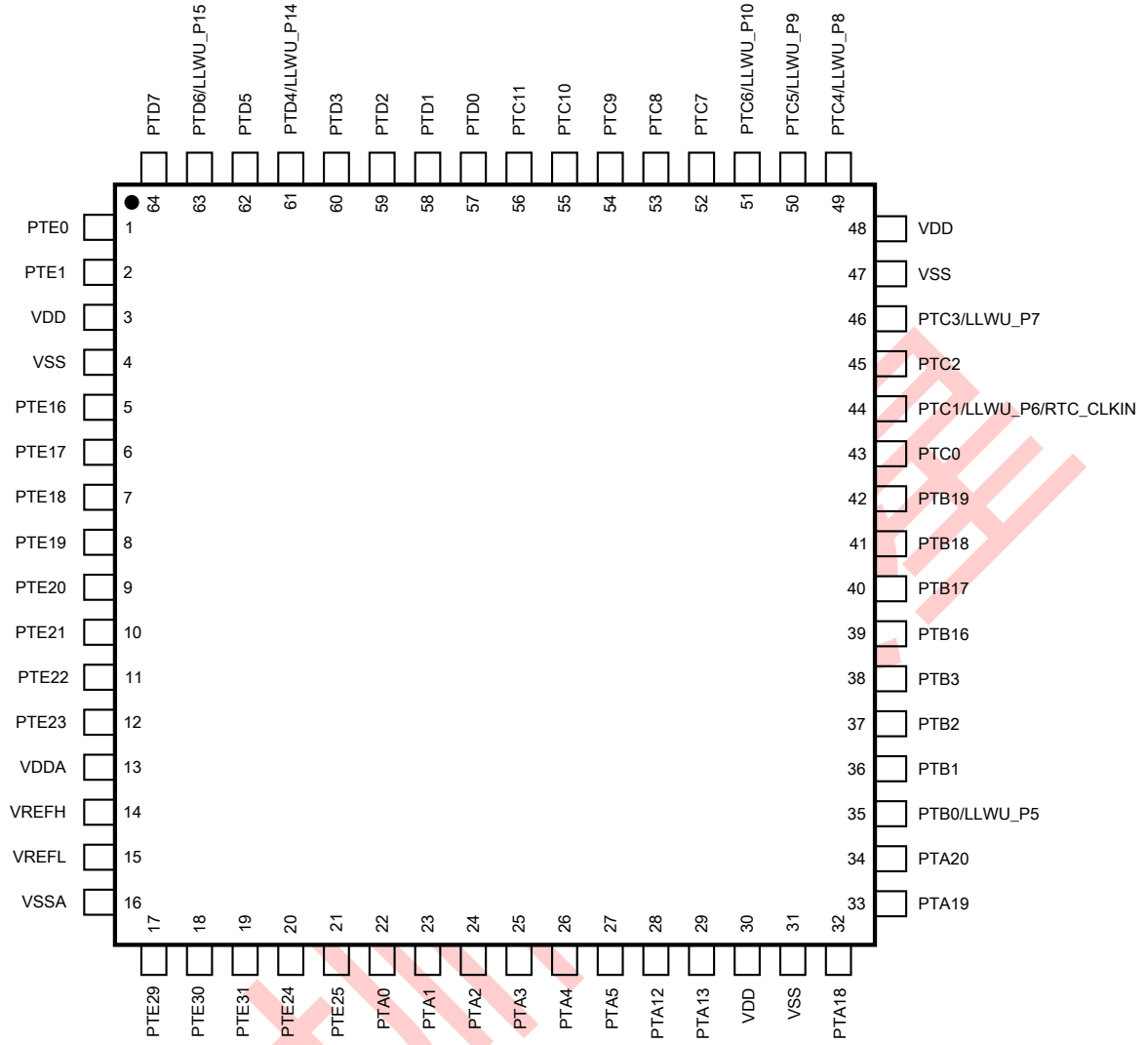


Figure 22. KL16 64-pin LQFP pinout diagram

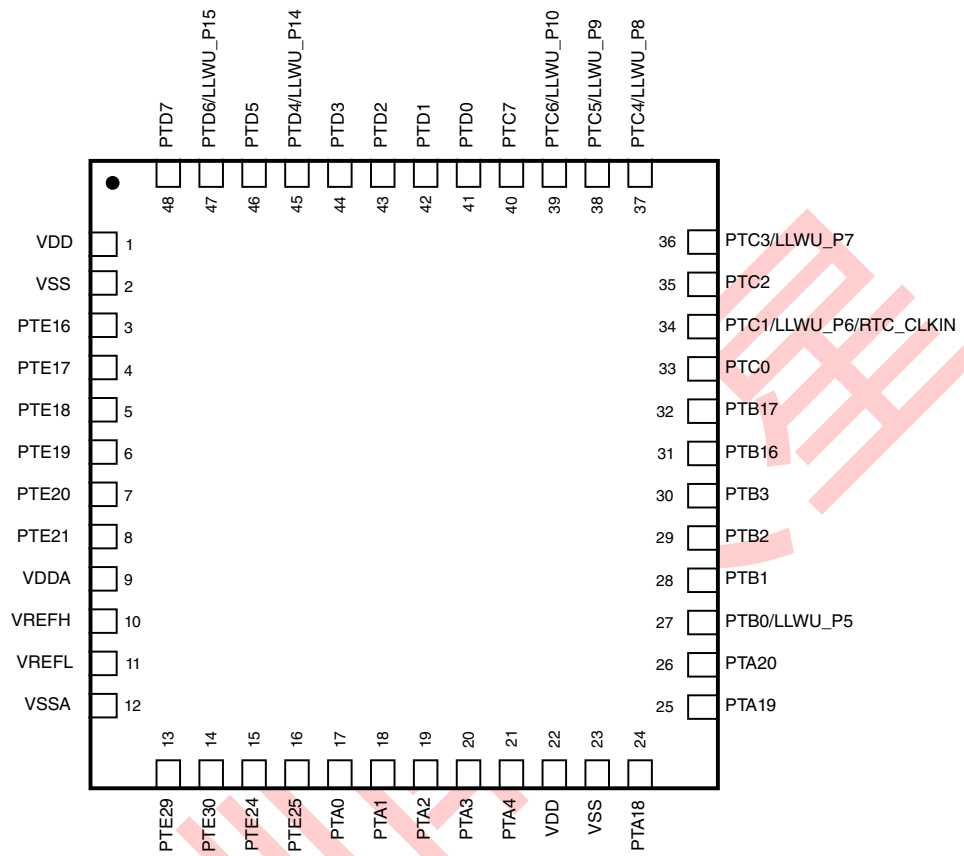


Figure 23. KL16 48-pin QFN pinout diagram

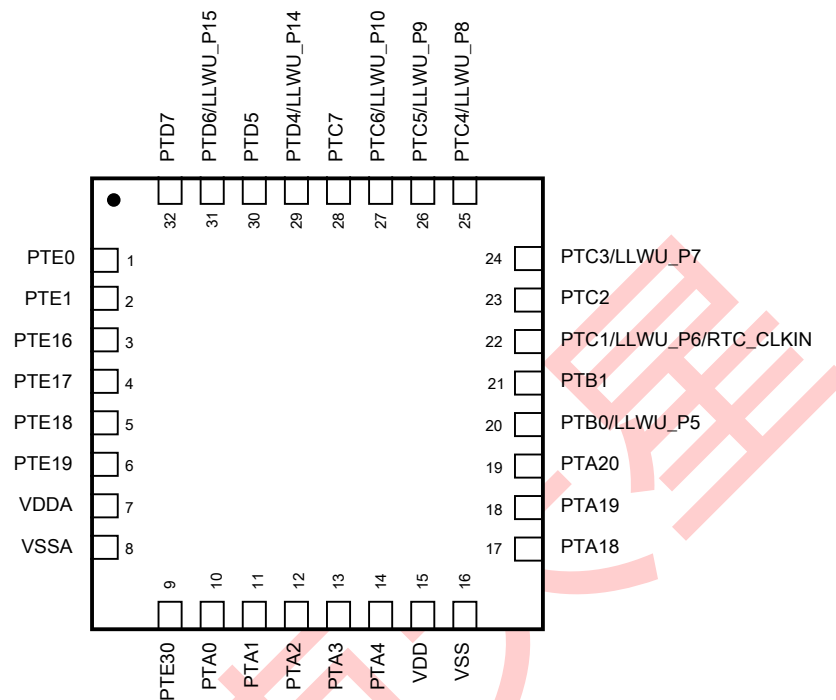


Figure 24. KL16 32-pin QFN pinout diagram

6 Ordering parts

6.1 Determining valid orderable parts

Valid orderable part numbers are provided on the web. To determine the orderable part numbers for this device, go to freescale.com and perform a part number search for the following device numbers: PKL16 and MKL16

7 Part identification