

新 QFN 软件包迁移的附录

本增编提供了对本书所涵盖产品的 98A 案例大纲编号的更改。由于一些包装从金线迁移到铜线，案例大纲发生了变化。请参阅下表，了解旧（金线）包装与新（铜线）包装。

要查看新图纸，请访问 Freescale.com 并为您的设备搜索新的 98A 包装号。

有关 QFN 软件包使用的更多信息，请参阅 EB806：*QFN 和 DFN 封装上暴露垫的电气连接建议*。

部件号	包装说明	原始(金线)包装文件编号	当前(铜线)包装文件编号
MC68HC908JW32	48 QFN	98ARH99048A	98ASA00466D
MC9S08AC16			
MC9S908AC60			
MC9S08AC128			
MC9S08AW60			
MC9S08GB60A			
MC9S08GT16A			
MC9S08JM16			
MC9S08JM60			
MC9S08LL16			
MC9S08QE128			
MC9S08QE32			
MC9S08RG60			
MCF51CN128			
MC9RS08LA8	48 QFN	98ARL10606D	98ASA00466D
MC9S08GT16A	32 QFN	98ARH99035A	98ASA00473D
MC9S908QE32	32 QFN	98ARE10566D	98ASA00473D
MC9S908QE8	32 QFN	98ASA00071D	98ASA00736D
MC9S08JS16	24 QFN	98ARL10608D	98ASA00734D
MC9S08QB8			
MC9S08QG8	24 QFN	98ARL10605D	98ASA00474D
MC9S08SH8	24 QFN	98ARE10714D	98ASA00474D
MC9RS08KB12	24 QFN	98ASA00087D	98ASA00602D
MC9S08QG8	16 QFN	98ARE10614D	98ASA00671D
MC9RS08KB12	8 DFN	98ARL10557D	98ASA00672D
MC9S08QG8			
MC9RS08KA2	6 DFN	98ARL10602D	98ASA00735D

新 QFN 软件包迁移的增编，修订版 0

MC9S08AW60

MC9S08AW48

MC9S08AW32

MC9S08AW16

数据表

MC9S08AW60 功能

微控制器

8 位 HCS08 中央处理器单元 (CPU)

- 40MHz HCS08 CPU (中央处理器单元)
- 20MHz 内部总线频率
- 添加了 BGND 指令的 HC08 指令集
- 单线背景调试模式界面
- 断点功能，允许在电路调试期间设置单个断点
(加上片上调试模块中的另外两个断点)

- 片上实时电路模拟 (ICE)，具有两个比较器 (加上 BDM 中的一个)，九种触发模式和片上总线捕获缓冲区。通常在触发点之前或之后显示大约 50 条指令。
- 支持多达 32 个中断/重置源

内存选项

- 高达 60KB 的片上电路内可编程闪存，具有块保护和安全选项
- 高达 2 KB 的片上 RAM

MC9S08AW60

修订版

2006 年

Freescale.com



时钟源选项

- 时钟源选项包括晶体、谐振器、外部时钟或具有精确 NVM 修剪的内部生成时钟

系统保护

- 可选计算机正常运行 (COP) 重置
- 带复位或中断的低压检测
- 重置的非法操作码检测
- 通过重置进行非法地址检测 (一些设备没有非法地址)

省电模式

- 等待加两站

外围设备

- ADC**—高达 16 通道的 10 位模数转换器，具有自动比较功能
- SCI**—两个具有可选 13 位中断的串行通信接口模块
- SPI**—串行外围接口模块
- IIC**—集成电路总线模块以高达 100 kbps 的速度运行，具有最大总线负载；能够以更低的负载获得更高的波特率
- 计时器**—一个 2 通道和一个 6 通道 16 位定时器/脉冲宽度调制器 (TPM) 模块：每个通道上可选择的输入捕获、输出比较和边缘对齐 PWM

功能。每个定时器模块都可以配置为缓冲、居中 PWM

(CPWM) 在所有频道上

- KBI**—最多 8 针键盘中断模块

输入/输出

- 多达 54 个通用输入/输出 (I/O) 引脚
- 用作输入时，端口上的软件可选择上拉
- 用作输出时，端口上的软件可选择斯通率控制
- 用作输出时，端口上的软件可选驱动强度
- 主重置引脚和开机重置 (POR)
- RESET、IRQ 和 BKGD/MS 引脚的内部上拉，以降低客户系统成本

套餐选项

MC9S08AW60/48/32

- 64 针四平面包 (QFP)
- 64 针低调四平面封装 (LQFP) • 48 针低调四平面包 (QFN)
- 44 针低调四平面封装 (LQFP)

MC9S08AW16

- 48 针低调四平面包 (QFN)
- 44 针低调四平面封装 (LQFP)

MC9S08AW60 数据表

封面：MC9S08AW60 MC9S08AW48
MC9S08AW32 MC9S08AW16

MC9S08AW60
修订版 2
12/2006

修订历史

为了提供最新信息，我们在万维网上的文件修订将是最新的。您的打印副本可能是更早的修订版。要验证您是否有最新信息，请参阅：<Http://freescale.com/>

以下修订历史表总结了本文件中包含的更改。为了您的方便，页码指示符已链接到适当的位置。

修订号	修订日期	更改说明
1	1/2006	初始外部释放。
2	2006 年 12 月	包括 KBI 块更改；新 V _{OL} / 我 _{OL} 数字；RI _{OL} 规格更改；带有 ICG 装饰修改的 SC _{女儿} 部件号；在 ADC 中添加温度传感器。解决了停止 IDD 问题，添加了 RTI 图、bandgap 信息，并合并了电气编辑和任何 ProjectSync 问题。

该产品集成了 SuperFlash®从 SST 获得许可的技术。

Freescale™和 Freescale 徽标是 Freescale Semiconductor, Inc.的商标。©飞思卡尔半导体公司，2006 年。保留所有权利。

章	标题	页
第 1 章	介绍.....	19
第 2 章	引脚和连接	23
第 3 章	操作模式.....	33
记 第 4 章	忆.....	39
第 5 章	重置、中断和系统配置	65
第 6 章	并行输入/输出.....	81
第 7 章	中央处理器单元 (S08CPUV2)	109
第 8 章	内部时钟发生器 (S08ICGV4)	129
第 9 章	键盘中断 (S08KBIV1).	157
第 10 章	定时器 (S08TPMV2)	165
第 11 章	串行通信接口 (S08SCIV2)	181
第 12 章	串行外设接口 (S08SPIV3)	199
第 13 章	集成电路 (S08IICV1)	215
第 14 章	模拟数字转换器 (S08ADC10V1)	233
第 15 章	发展支持.....	261
附录 A	电气特性和定时规格	283
附录 B	订购信息和机械图纸	309
飞思卡尔半导体 内容		7
章节编号	标题	页
第 1 章		
简单介绍		
1.1	概述.....	19
1.2	MCU 方框图.....	19
1.3	系统时钟分布.....	21

第 2 章 引脚和连接

2.1	简介.....	23
2.2	设备引脚分配.....	24
2.3	推荐系统连接.....	26
	2.3.1 功率 (V _{女儿} , 2 x V _{纳粹党卫军} , V _{DDAD} , V _{SSAD})	28
	2.3.2 振荡器 (XTAL, EXTAL)	28
2.3.3	重置针.....	29
2.3.4	背景/模式选择 (BKGD/MS)	29
2.3.5	ADC 参考引脚 (V _{REFH} , V _{REFL})	29
2.3.6	外部中断引脚 (IRQ)	29
	2.3.7 通用 I/O 和外围端口.....	30

第 3 章 操作模式

3.1	简介.....	33
3.2	特点.....	33
3.3	运行模式.....	33
3.4	主动背景模式.....	33
3.5	等.....	34
	3.6 停止.....	34
	3.6.1 停止 2 模式.....	35
	3.6.2 停止 3 模式.....	36
	3.6.3 在停止模式下启用活动 BDM.....	36
	3.6.4 在停止模式下启用 LVD.....	37
	3.6.5 停止模式下的片上外设模块.....	37

第四章 记忆

4.1	MC9S08AW60 系列内存图.....	39
4.1.1	4.1.1 重置和中断矢量分配.....	42
4.2	4.2 注册地址和位分配.....	43
4.3	4.3 RAM	49
4.4	4.4 闪光.....	50

Section Number	Title	Page
4.4.1	特点.....	51
4.4.2	程序和擦除时间.....	51
4.4.3	程序和擦除命令执行.....	52
4.4.4	突发程序执行.....	53
4.4.5	访问错误.....	55
4.4.6	闪光块保护.....	55
4.4.7	矢量重定向.....	56
4.5	安全.....	56
4.6	闪存寄存器和控制位.....	58
4.6.1	闪光时钟分频器寄存器 (FCDIV)	58
4.6.2	FLASH 选项寄存器 (FOPT 和 NVOPT)	59
4.6.3	FLASH 配置寄存器 (FCNFG)	60
4.6.4	FLASH 保护寄存器 (FPROT 和 NVPROT)	61
4.6.5	FLASH 状态寄存器 (FSTAT)	61
4.6.6	FLASH 命令寄存器 (FCMD)	63
第 5 章重置、中断和系统配置		
5.1	简介.....	65
5.2	特点.....	65
5.3	MCU 重置.....	65
5.4	计算机正常运行 (COP) 看门狗.....	66
5.5	中断.....	66
5.5.1	中断堆栈框架.....	67
5.5.2	外部中断请求 (IRQ) 引脚.....	68
5.5.3	中断矢量、来源和本地掩码.....	69
5.6	低压检测 (LVD) 系统.....	71
5.6.1	开机重置操作.....	71
5.6.2	LVD 重置操作.....	71
5.6.3	LVD 中断操作.....	71
5.6.4	低压警告 (LWW)	71
5.7	实时中断 (RTI)	71
5.8	MCLK 输出.....	72
5.9	重置、中断和系统控制寄存器和控制位.....	72
5.9.1	中断引脚请求状态和控制寄存器 (IRQSC)	73

5.9.2	系统重置状态寄存器 (SRS)	74
5.9.3	系统后台调试强制重置寄存器 (SBDFR)	75
5.9.4	系统选项寄存器 (SOPT)	75
5.9.5	系统 MCLK 控制寄存器 (SMCLK)	76
5.9.6	系统设备识别寄存器 (SDIDH, SDIDL)	77
5.9.7	系统实时中断状态和控制寄存器 (SRTISC)	78

深天星

5.9.8	系统电源管理状态和控制 1 寄存器 (SPMSC1)	79
5.9.9	系统电源管理状态和控制 2 寄存器 (SPMSC2)	80
第 6 章并行输入/输出		
6.1	简介.....	81
6.2	特点.....	81
6.3 引脚描 述.....		82
6.3.1 Port A		82
6.3.2 Port B		82
6.3.3 C		83
6.3.4 D		83
Port E		83
Port F.....		84
6.3.7 港口 G.....		85
6.4 并行 I/O 控 制.....		86
6.5 引脚控 制.....		87
6.5.1 内部上拉启用.....		87
6.5.2 输出斯流利率控制启用.....		87
6.5.3 输出驱动强度选择.....		87
6.6 停止模式下的引脚行为.....		88
6.7 并行 I/O 和引脚控制寄存器.....		88
6.7.1 端口 A I/O 寄存器 (PTAD 和 PTADD)		88
6.7.2 端口 A 引脚控制寄存器 (PTAPE, PTASE, PTADS)		89
6.7.3 端口 B I/O 寄存器 (PTBD 和 PTBDD)		91
6.7.4 端口 B 引脚控制寄存器 (PTBPE, PTTBSE, PTBDS)		92
6.7.5 端口 C I/O 寄存器 (PTCD 和 PTCDD)		94
6.7.6 端口 C 引脚控制寄存器 (PTCPE、PTCSE、PTCDS)		95

6.7.7	端口 D I/O 寄存器 (PTDD 和 PTDDD)	97
6.7.8	端口 D 引脚控制寄存器 (PTDPE、PTDSE、PTDDS)	98
6.7.9	端口 E I/O 寄存器 (PTED 和 PTEDD)	100
6.7.10	端口 E 引脚控制寄存器 (PTEPE, PTESE, PTEDS)	101
6.7.11	端口 F I/O 寄存器 (PTFD 和 PTFD)	103
6.7.12	端口 F 引脚控制寄存器 (PTFPE、PTFSE、PTFDS)	104
6.7.13	端口 G I/O 寄存器 (PTGD 和 PTGDD)	106
6.7.14	端口 G 引脚控制寄存器 (PTGPE, PTGSE, PTGDS)	107

第 7 章中央处理器单元 (S08CPUV2)

7.1	简介.....	109
7.1.1	特点.....	109
7.2	程序员模型和 CPU 寄存器.....	110
7.2.1	累加器 (A)	110
7.2.2	索引寄存器 (H : X)	110
7.2.3	堆栈指针 (SP)	111
7.2.4	程序计数器 (PC)	111
7.2.5	条件代码寄存器 (CCR)	111
7.3	寻址模式.....	113
7.3.1	固有寻址模式 (INH)	113
	相对寻址模式 (REL)	113
7.3.3	即时寻址模式 (IMM)	113
7.3.4	直接寻址模式 (DIR)	113
7.3.5	扩展寻址模式 (EXT)	114
7.3.6	索引寻址模式.....	114
7.4	特种部队.....	115
7.4.1	重置序列.....	115
7.4.2	中断序列.....	115
7.4.3	等待模式操作.....	116
7.4.4	停止模式操作.....	116

7.4.5 BGND 指令.....	117	7.5 HCS08 指令集摘要.....	118
--------------------	-----	----------------------	-----

第 8 章 内部时钟发生器 (S08ICGV4)

8.1 简介.....	131
8.1.1 特点.....	131
8.1.2 操作模式.....	132
8.1.3 方框图.....	133
8.2 外部信号描述.....	133
8.2.1 EXTAL — 外部参考时钟/振荡器输入.....	133
8.2.2 XTAL — 振荡器输出.....	133
8.2.3 外部时钟连接.....	134
8.2.4 外部晶体/谐振器连接.....	134
8.3 注册定义.....	135
8.3.1 ICG 控制登记册 1 (ICGC1)	135
ICG 控制登记册 2 (ICGC2)	137
状态登记册 1 (ICGS1)	138
8.3.2 状态登记册 2 (ICGS2)	139
8.3.3 ICG 过滤器寄存器 (ICGFLTU, ICGFLTL)	139
8.3.4 ICG 修剪寄存器 (ICGTRM)	140
8.4 功能描述.....	140
8.4.1 关闭模式 (关闭)	141
8.4.2 自时钟模式 (SCM)	141
8.4.3 FLL 参与, 内部时钟 (FEI) 模式	142
8.4.4 FLL 参与内部解锁	143
8.4.5 FLL 接合内部锁定	143
8.4.6 FLL 旁路, 外部时钟 (FBE) 模式	143
8.4.7 FLL 参与, 外部时钟 (FEE) 模式	143
8.4.8 FLL 锁定和锁定损耗检测	144
8.4.9 FLL 时钟损耗检测	145

8.4.10	时钟模式要求.....	146
8.4.11	固定频率时钟.....	147
8.4.12	高增益振荡器.....	147
8.5	初始化/应用信息.....	147
8.5.1	介绍.....	147
8.5.2	示例#1：外部晶体= 32 kHz，总线频率= 4.19 MHz.....	149
8.5.3	示例 2：外部晶体 = 4 MHz，总线频率 = 20 MHz.....	151
8.5.4	示例#3：无外部晶体连接，5.4 MHz 总线频率	153
	8.5.5 示例#4：内部时钟发生器修剪.....	155

第 9 章 键盘中断 (S08KBIv1)

9.1	简介.....	157
9.2	键盘引脚共享.....	157
9.3	特点.....	158
9.3.1	KBI 框图.....	160
9.4	注册定义.....	160
9.4.1	KBI 状态和控制登记册 (KBI1SC)	161
9.4.2	KBI 引脚启用寄存器 (KBI1PE)	162
9.5	功能描述.....	162
9.5.1	Pin 启用.....	162
9.5.2	边缘和水平灵敏度.....	162
	9.5.3 KBI 中断控制.....	163

第 10 章 定时器/PWM (S08TPMv2)

10.1	简介.....	165
10.2	点.....	165
10.2.1	特点.....	167
10.2.2	方框图.....	167
10.3	外部信号描述.....	169
10.3.1	外部 TPM 时钟源.....	169
10.3.2	TPMxCHn — TPMx 通道 n I/O 引脚.....	169
10.4	注册定义.....	169

10.4.1	计时器 x 状态和控制寄存器 (TPMxSC)	170
10.4.2	计时器 x 计数器寄存器 (TPMxCNTH : TPMxCNTL)	171
10.4.3	计时器 x 计数器模寄存器 (TPMxMODH : TPMxMODL)	172
10.4.4	计时器 x 通道 n 状态和控制寄存器 (TPMxCnSC)	173
10.4.5	定时器 x 通道值寄存器 (TPMxCnVH : TPMxCnVL)	174
10.5	功能描述.....	175
10.5.1	计数器.....	175
10.5.2	通道模式选择.....	176
10.5.3	中心对齐 PWM 模式.....	178
10.6	TPM 中断.....	179
10.6.1	清除计时器中断标志.....	179
10.6.2	计时器溢出中断描述.....	179
10.6.3	通道事件中断描述	180
	10.6.4 PWM 废工周期事件.....	180

第 11 章串行通信接口 (**S08SCIv2**)

11.1	简介.....	181
11.1.1	特点.....	183
11.1.2	操作模式.....	183
11.1.3	方框图.....	183
11.2	注册定义.....	185
11.2.1	SCI 波特率寄存器 (SCIxBDH , SCIxBHL)	186
11.2.2	SCI 控制寄存器 1 (SCIxC1)	187
	11.2.3 SCI 控制寄存器 2 (SCIxC2)	188
	11.2.4 SCI 状态登记册 1 (SCIxS1)	189
	11.2.5 SCI 状态登记册 2 (SCIxS2)	191
11.2.6	SCI 控制寄存器 3 (SCIxC3)	191
11.2.7	SCI 数据寄存器 (SCIxD)	192
11.3	功能描述.....	192
11.3.1	波特率生成	193
	发射器功能描述.....	193
	11.3.2 发射	

11.3.3 接收器功能描述.....	194	11.3.4 中断和状态标志	196
11.3.5 附 加 SCI.....	197		

第 12 章串行外围设备接口 (S08SPIV3)

12.0.1 特点.....	201
12.0.2 方框图.....	201
12.0.3 SPI 波特率生成.....	203
12.1 外部信号描述.....	204
12.1.1 SPSCK — SPI 串行时钟	204
12.1.2 MOSI — 主数据输出，从数据在.....	204
12.1.3 MISO — 主数据进入，从数据输出.....	204
12.1.4 — SS — 奴隶选择.....	204
12.2 操作模式.....	205
12.2.1 停止模式下的 SPI	205
12.3 注册定义.....	205
12.3.1 SPI 控制寄存器 1 (SPI1C1)	205
12.3.2 SPI 控制寄存器 2 (SPI1C2)	206
12.3.3 SPI Baud Rate Register (SPI1BR).....	207
12.3.4 SPI 状态登记册 (SPI1S)	208
12.3.5 SPI 数据寄存器 (SPI1D)	209
12.4 功能描述.....	210
12.4.1 SPI 时钟格式.....	210
12.4.2 SPI 中断.....	213
模式故障检测.....	213

第 13 章 集成电路 (S08IICV1)

13.1 导言.....	215
13.1.1 特点.....	217
13.1.2 操作方式.....	217
13.1.3 方框图.....	218
13.2 外部信号描述.....	218

Section Number	Title	Page
13.2.1	SCL — 串行时钟线.....	218
13.2.2	SDA — 串行数据线.....	218
13.3 注册定义.....		218
13.3.1 IIC 地址登记册 (IIC1A)		219
13.3.2 IIC 分频器寄存器 (IIC1F)	219	
13.3.3 IIC 控制寄存器 (IIC1C)	222	
13.3.4 IIC 状态登记册 (IIC1S)	223	
13.3.5 IIC 数据 I/O 寄存器 (IIC1D)	224	
13.4 功能描述.....		225
13.4.1 IIC 议定书.....	225	
13.5 重置.....		228
13.6 中断.....		228
13.6.1 字节传输中断 断	229	
13.6.2 地址检测中 断.....	229	
13.6.3 仲裁丢失中 断.....	229	
13.7 初始化/应用程序信息.....		230
第 14 章 模数转换器 (S08ADC10V1)		
14.1 概述.....		233
14.2 渠道分配.....		233
14.2.1 备用时钟.....	234	
14.2.2 硬件触发器.....	234	
14.2.3 温度传感器.....	235	
14.2.4 特点.....	237	
14.2.5 方框图.....	237	
14.3 外部信号描述.....		238
14.3.1 模拟功率 (V_{DDAD}).....	239	
14.3.2 模拟地面上 (V_{SSAD}).....	239	

14.3.3 电压参考高 (V _{REFH}).....	239
14.3.4 电压参考低 (V _{REFL}).....	239
14.3.5 模拟通道输入 (ADx)	239
14.4 注册定义.....	239
14.4.1 状态和控制寄存器 1 (ADC1SC1)	239
状态和控制寄存器 2 (ADC1SC2)	241
14.4.3 数据结果高寄存器 (ADC1RH)	242
14.4.4 数据结果低寄存器 (ADC1RL)	242
14.4.5 比较价值高寄存器 (ADC1CVH)	243
比较价值低寄存器 (ADC1CVL)	243
14.4.7 配置寄存器 (ADC1CFG)	243
14.4.8 引脚控制 1 寄存器 (APCTL1)	245
14.4.9 引脚控制 2 寄存器 (APCTL2)	246
14.4.10 引脚控制 3 寄存器 (APCTL3)	247
14.5 功能描述.....	248
14.5.1 时钟选择和划分控制.....	248
14.5.2 输入选择和引脚控制.....	249
14.5.3 硬件触发器.....	249
14.5.4 转换控制.....	249
14.5.5 自动比较功能	252
14.5.6 MCU 等待模式操作.....	252
14.5.7 MCU 停止 3 模式操作.....	252
14.5.8 MCU Stop1 和 Stop2 模式操作.....	253
14.6 初始化信息.....	253
14.6.1 ADC 模块初始化示例.....	253
14.7 申请信息.....	255
14.7.1 外部引脚和路由.....	255
14.7.2 错误来源.....	257
第 15 章 发展支持	
15.1 介绍.....	261
15.1.1 特点.....	262
15.2 背景调试控制器 (BDC).....	262

15.2.1	BKGD 引脚描述.....	263
15.2.2	通信详情.....	264
15.2.3	BDC 命令.....	268
15.2.4	BDC 硬件断点.....	270
15.3 片上调试系统 (DBG)		271
15.3.1	比较器 A 和 B.....	271
15.3.2	总线捕获信息和 FIFO 操作.....	271
15.3.3	流量变化信息.....	272
15.3.4	标签与力断点和触发器.....	272
15.3.5 触发模 式.....		273
15.3.6	硬件断点.....	275
15.4 注册定义.....		275
15.4.1	BDC 寄存器和控制位.....	275
15.4.2 系统背景调试强制重置寄存器 (SBDFR)		277
15.4.3 DBG 寄存器和控制位.....		278

附录 A 电气特性和定时规格

A.1 简介.....		283	A.2 参数分 类.....		283
类 级.....		283	A.3 绝对最高评 价.....		285
性 质.....		285	A.4 热特性.....		286
闩 锁 免 疫 性.....		286	A.5 ESD 保护和 抑制.....		287
性 质.....		287	A.6 直流特性.....		291
性 质.....		291	A.7 供应电流特 性.....		293
A.9 内部时钟生成模块特性.....		296	A.8 ADC 特性.....		293
A.9.1 ICG 频率规格.....		297			
A.10 AC 特性.....		300			
A.10.1 控制时 间.....		300			
A.10.2 定时器/PWM (TPM) 模块计时.....		302			
A.11 SPI 特性		303	A.12 FLASH 规格.....		306

A.13	EMC 性能.....	307
A.13.1	辐射排放.....	307
A.13.2	传导瞬态易感性	307

附录 B 订购信息和机械图纸

B.1	订购信息.....	309
B.2	可订购部件编号系统.....	310
B.2.1	消费者和工业可订购部件编号系统.....	310
B.2.2	汽车可订购零件编号系统.....	310
B.3	机械图纸.....	310

深天星

第1章 导言

1.1 概述

MC9S08AW60、MC9S08AW48、MC9S08AW32 和 MC9S08AW16 是低成本、高性能 HCS08 系列 8 位微控制器单元 (MCU) 的成员。该系列中的所有 MCU 都使用增强的 HCS08 核心，并具有各种模块、内存大小、内存类型和软件包类型。参考 表 1-1 用于内存大小和软件包类型。

表 1-2 总结了 MC9S08AW60 系列中可用设备每种软件包类型的外围设备可用性。

表 1-1。MC9S08AW60 系列设备

装置	闪光灯	公羊	包裹
MC9S08AW60	63,280	2048	64 QFP
MC9S08AW48	49,152		64 LQFP
MC9S08AW32	32,768		48 QFN 44 LQFP
MC9S08AW16	16,384	1024	48 QFN 44 LQFP

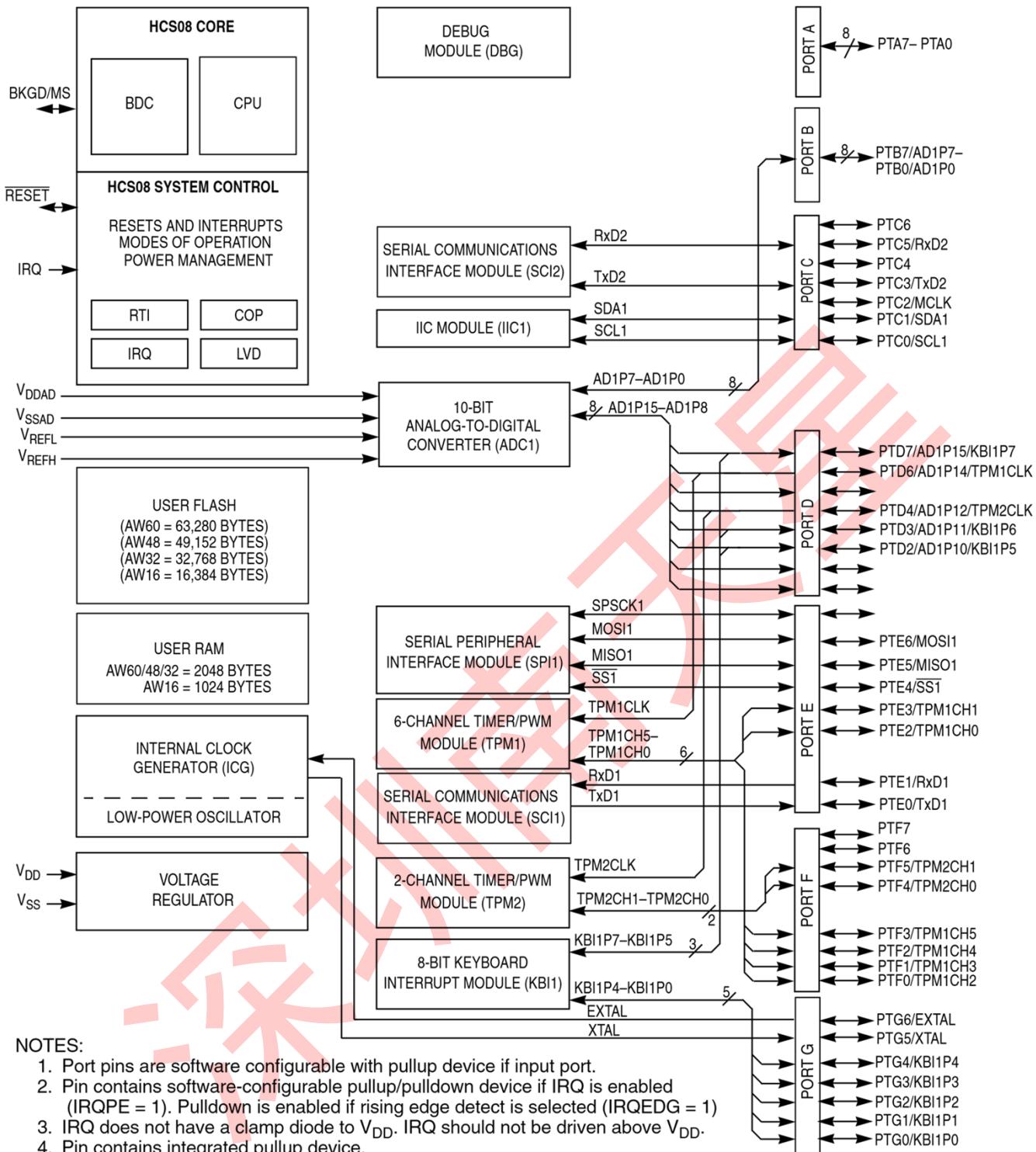
表 1-2。每种软件包类型可用的外围设备

特征	套餐选项		
	64 针	48 针	44 针
ADC	16 个频道	8 通道	8 通道
IIC	是	是	是
IRQ	是	是	是
KBI1	8	7	6
SCI1	是	是	是
SCI2	是	是	是
SPI1	是	是	是
TPM1	6 通道	4 通道	4 通道
TPM1CLK	是	不是	不是
TPM2	2 通道	2 通道	2 通道
TPM2CLK	是	不是	不是
I/O 引脚	54	38	34

1.2 MCU 方框图

方框图显示了 MC9S08AW60 系列的结构。

第1章 导言


NOTES:

1. Port pins are software configurable with pullup device if input port.
2. Pin contains software-configurable pullup/pulldown device if IRQ is enabled (IRQPE = 1). Pulldown is enabled if rising edge detect is selected (IRQEDG = 1)
3. IRQ does not have a clamp diode to V_{DD}. IRQ should not be driven above V_{DD}.
4. Pin contains integrated pullup device.

PTD5/AD1P13

 PTD1/AD1P9
 PTD0/AD1P8
 PTE7/SPSCK1

5. 引脚 PTD7、PTD3、PTD2 和 PTG4 包含上拉和下拉设备。当启用 KBI (KBIPEn = 1) 并选择上升边缘 (KBEDGn = 1) 时，启用下拉功能。

图 1-1。MC9S08AW60 系列方框图

第 1 章 导言

表 1-3 列出片上模块的功能版本。

表 1-3。片上模块的版本

模块	变种
模拟数字转换器 (S08ADC10))	1
内部时钟发生器 (S08ICG))	4
互集成电路 (S08IIC))	1
键盘中断 (S08KBI))	1
串行通信接口 (S08SCI))	2
串行外围接口 (S08SPI))	3
定时器脉冲-宽度调制器 (S08TPM))	2
中央处理器 (S08CPU))	2
调试模块 (DBG))	2

1.3

系统时钟分布

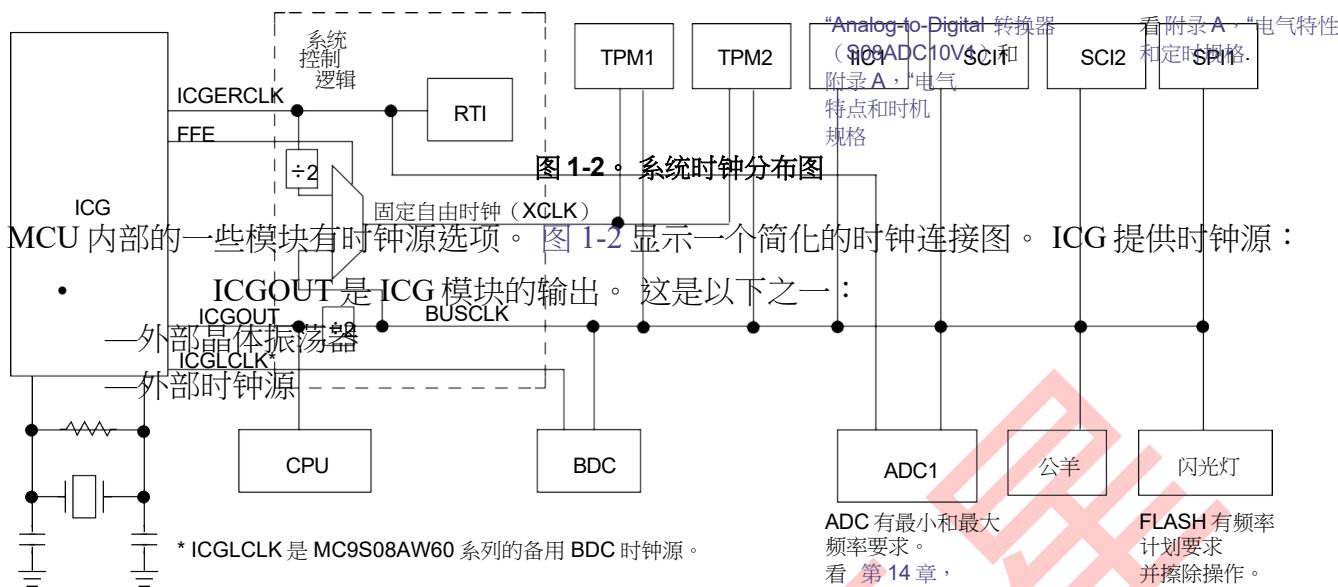


图 1-2。系统时钟分布图

ADC 有最小和最大频率要求。
看 第 14 章，

FLASH 有频率
计划要求
并擦除操作。

2.2 Device Pin Assignment

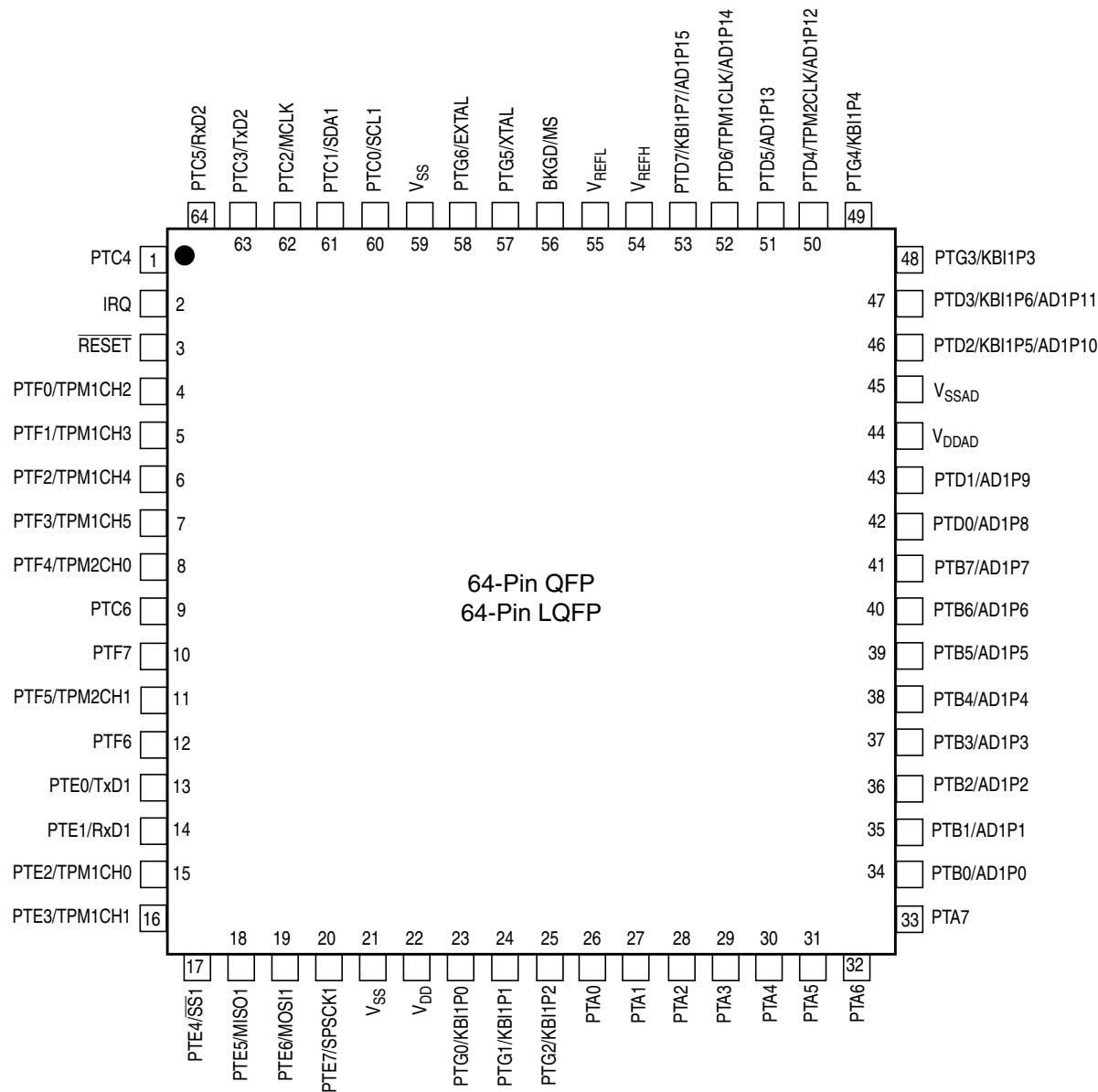


Figure 2-1. MC9S08AW60 Series in 64-Pin QFP/LQFP Package

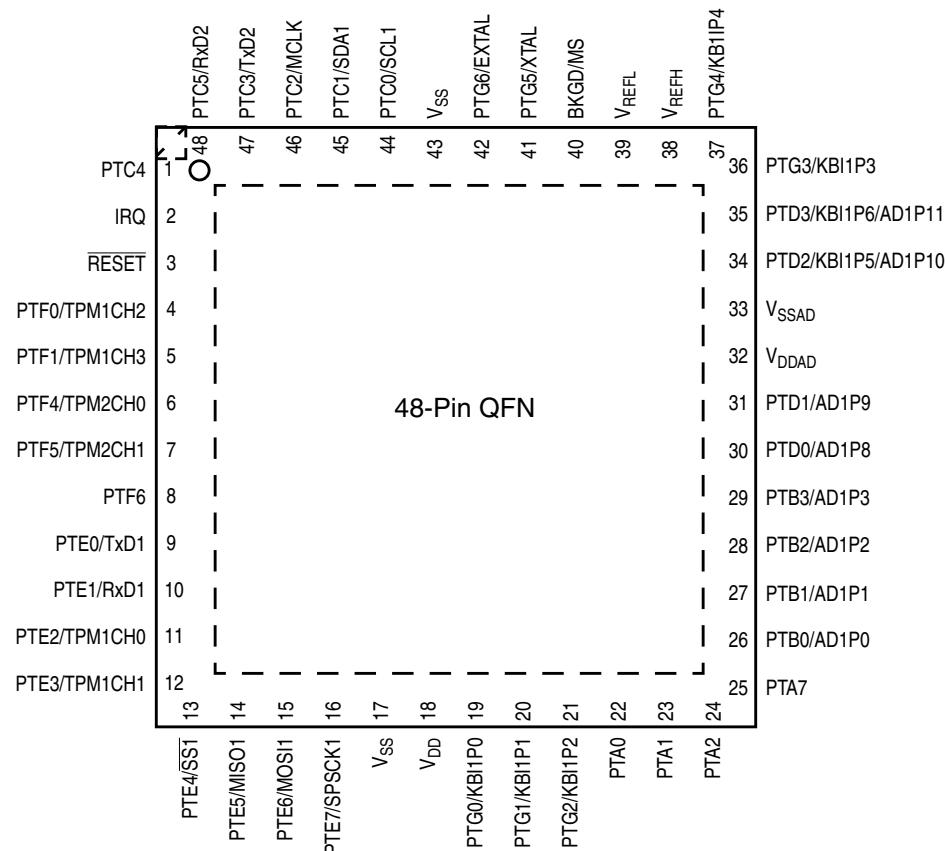


Figure 2-2. MC9S08AW60 Series in 48-Pin QFN Package

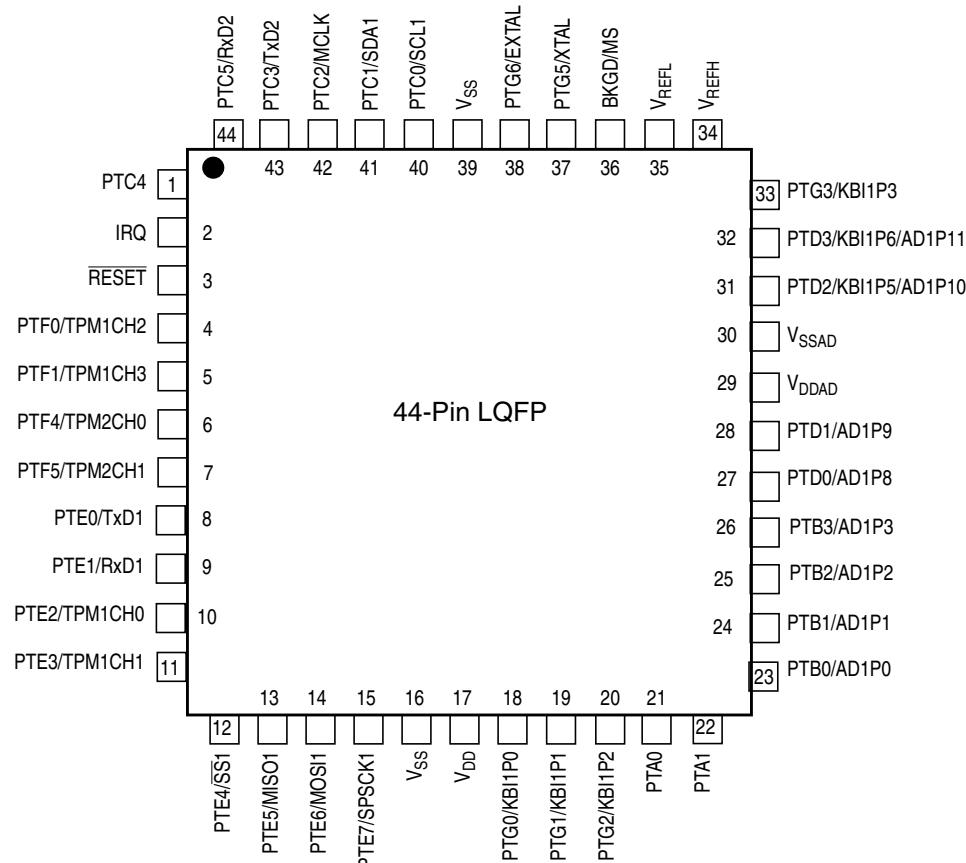


Figure 2-3. MC9S08AW60 Series in 44-Pin LQFP Package

2.3 Recommended System Connections

Figure 2-4 shows pin connections that are common to almost all MC9S08AW60 Series application systems.